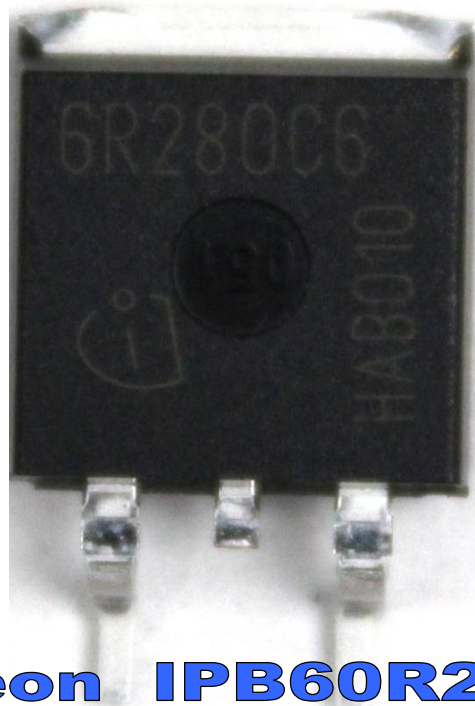


Reverse Costing analysis



Infineon IPB60R280C6 **600V 280mohm** **CoolMOS C6 MOSFET**

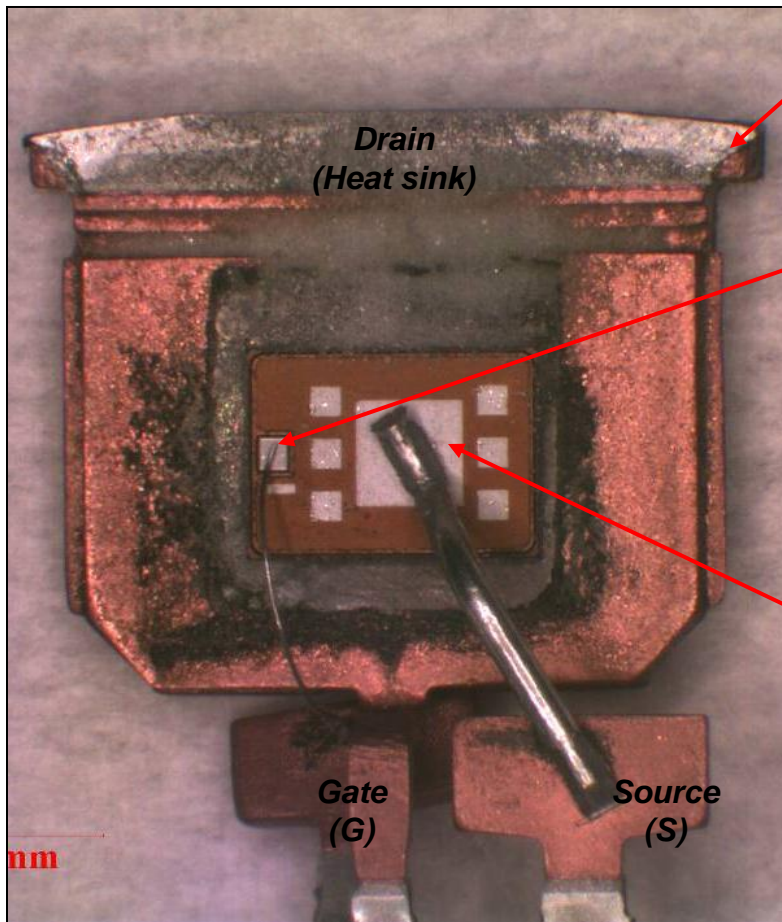
June 2011 – Version 1

Written by: Sylvain HALLEREAU

DISCLAIMER : System Plus Consulting provides cost studies based on its knowledge of the manufacturing and selling prices of electronic components and systems. The given values are realistic estimates which do not bind System Plus Consulting nor the manufacturers quoted in the report. System Plus Consulting is in no case responsible for the consequences related to the use which is made of the contents of this report. The quoted trademarks are property of their owners.

Executive Summary	2	3. Manufacturing Cost	37
Table of Contents	4	Wafer Cost data	
Reverse Costing Methodology	5	Yields Explanation	
1. Physical Analysis	6	MOSFET Unprobed Wafer Cost	
Physical Analysis Methodology		Wafer Cost per process steps	
Package		Equipment Cost per Family	
Die Overview		Material Cost per Family	
Guard Ring		Die per Wafer and Probe Test	
MOSFET Cell SuperJunction		Probe Test	
MOSFET Cell		Dicing and Package	
Polysilicon Gate Contact		Final Test Cost	
Guard Ring		MOSFET Die Cost	
Back Side		Yields synthesis	
MOSFET Structure		Price estimation	55
Multi-Epitaxy		Conclusion	59
2. Manufacturing Process	30	Glossary	60
Process Flow			
Wafer Fabrication Unit			

The component is composed by a single die.

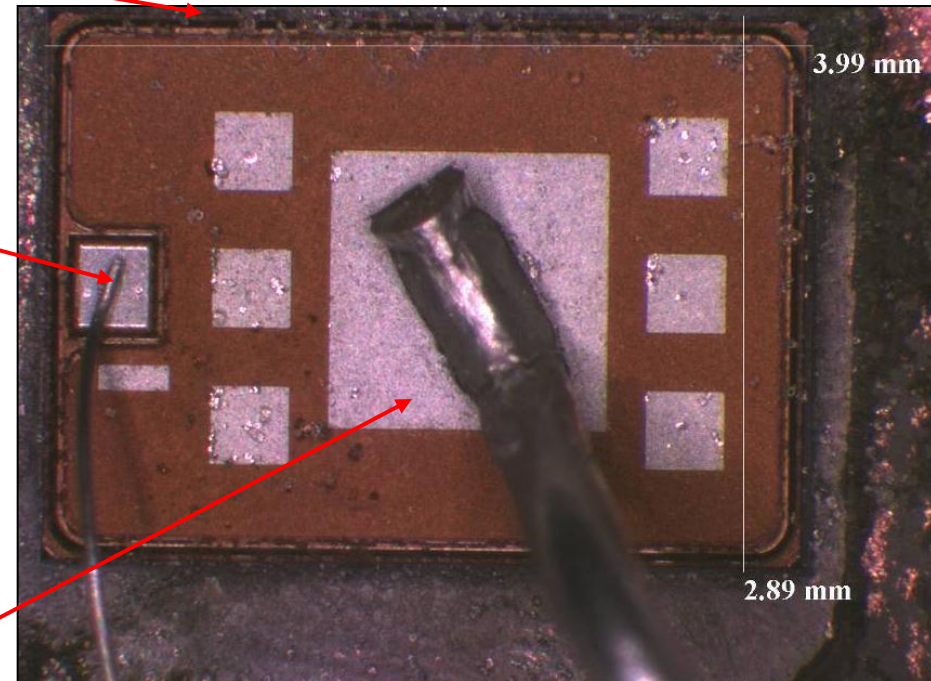


Package opening.

Heat Sink / Drain contact.

Gate contact.

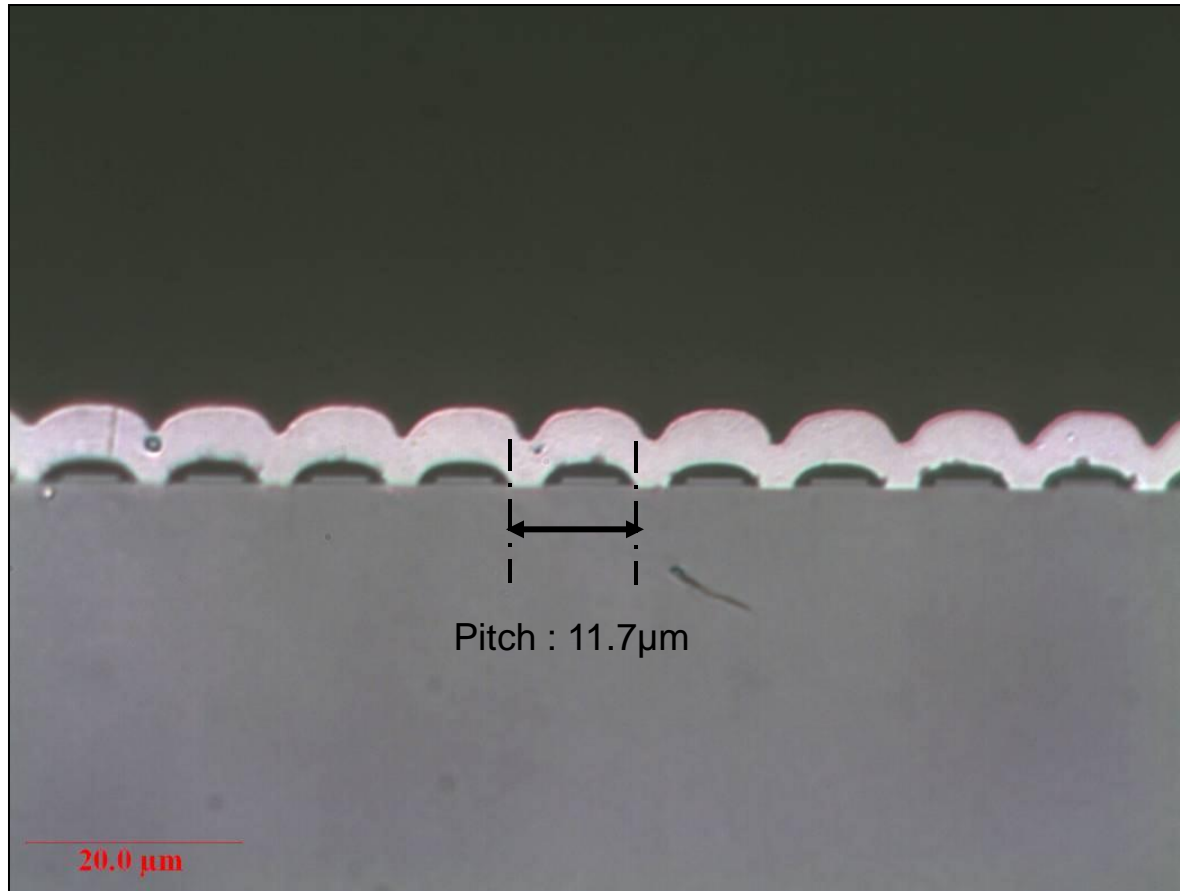
Source contact.



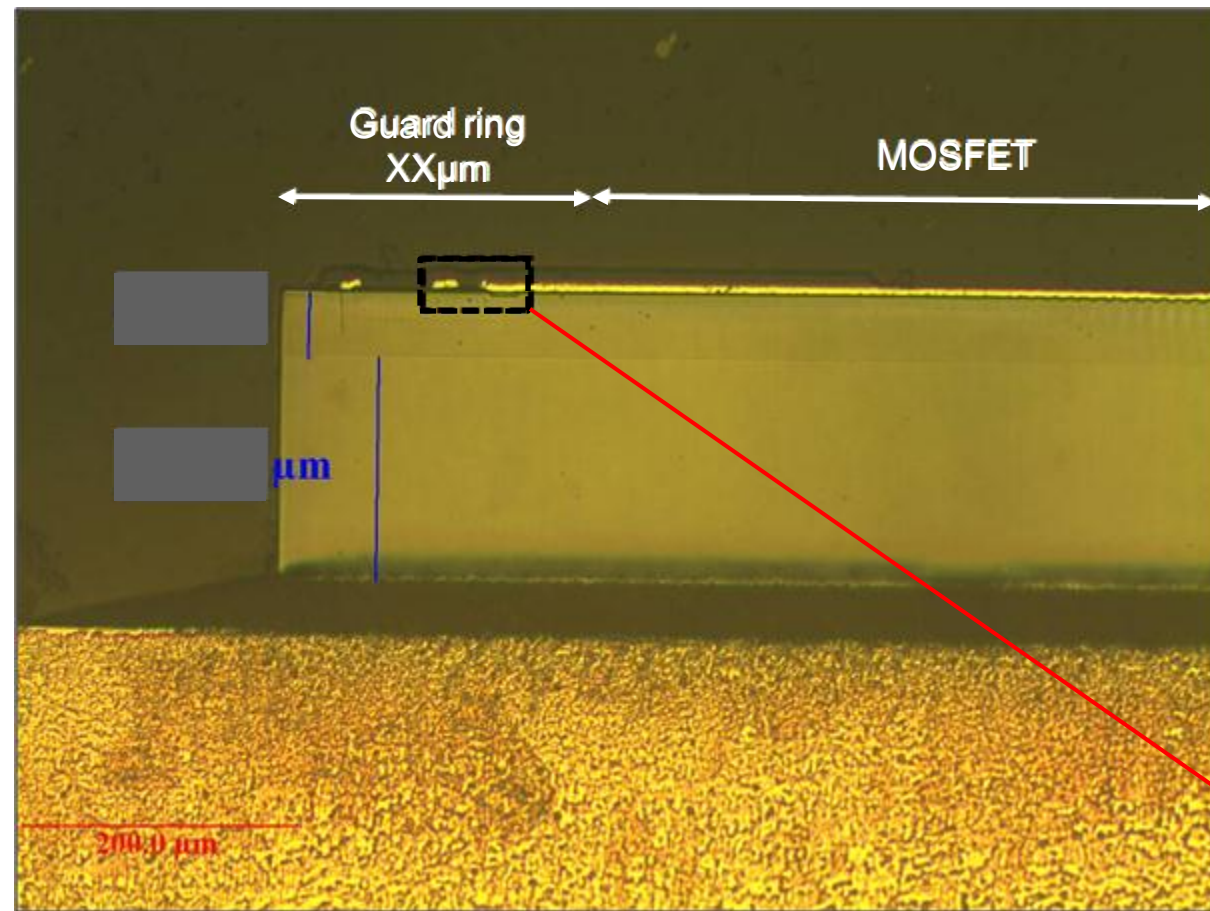
- The die is connected to the package using :
 - 1 bonding of 450µm diameter (Source contact),
 - 1 bonding of 100µm diameter (Gate contact).

With this cross section, we can see the MOSFET elementary cells that compose the component.

The pitch between two elementary cells is $11.7\mu\text{m}$.

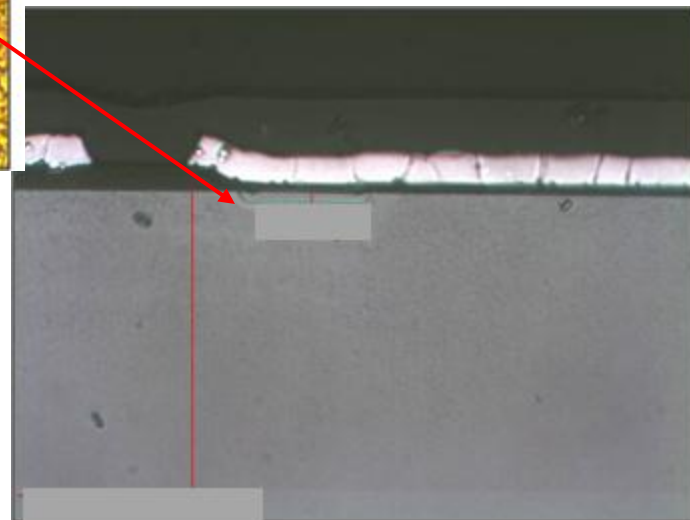


Cross section of the Source area.

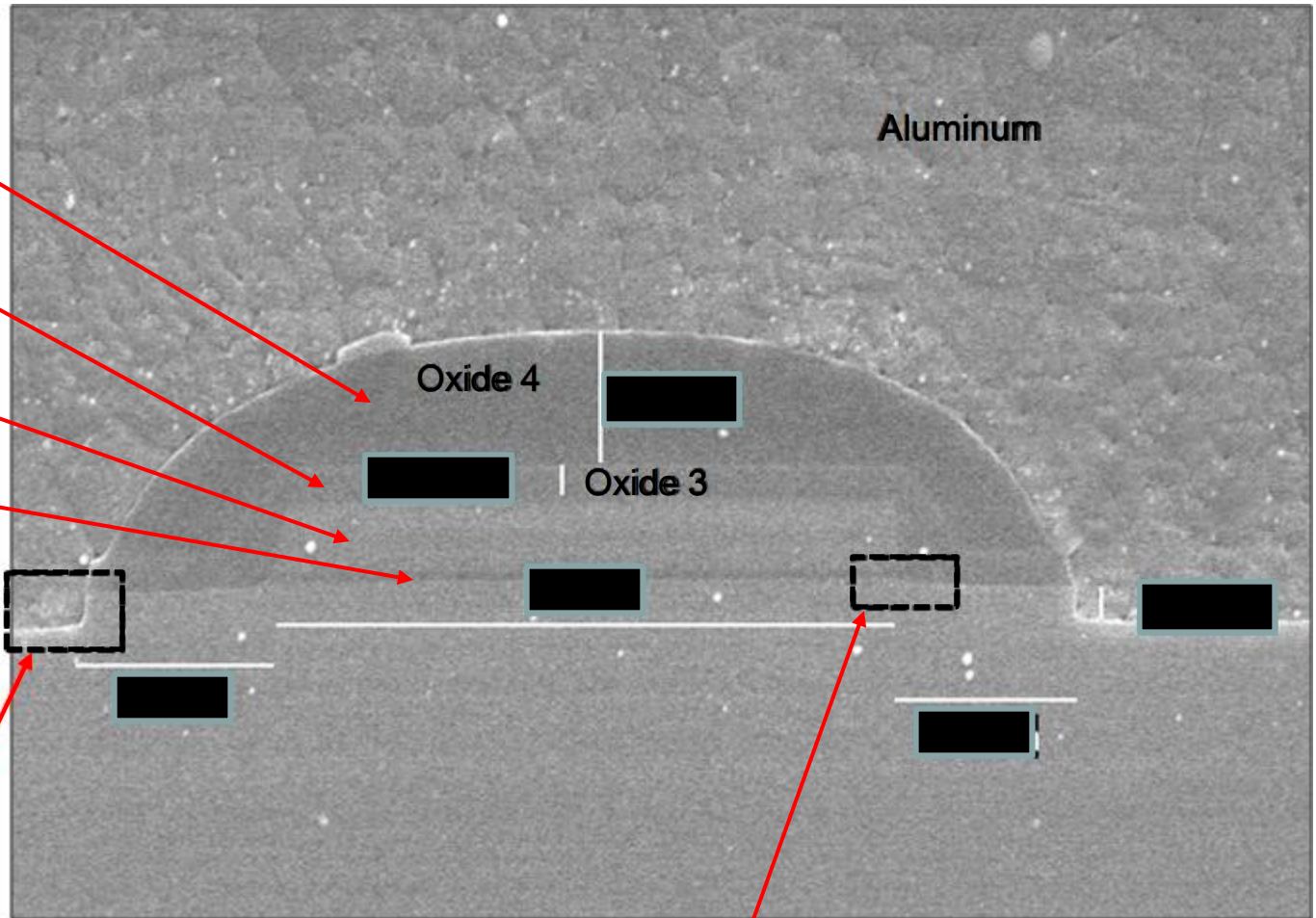


Optical view : cross-section detail edge of the die, guard ring

Doping similar to the MOSFET doping



- Oxide 4 = xx μ m
- Oxide 3 = xx μ m
- Polysilicon Gate = xx μ m
- Gate Oxide = xx μ m

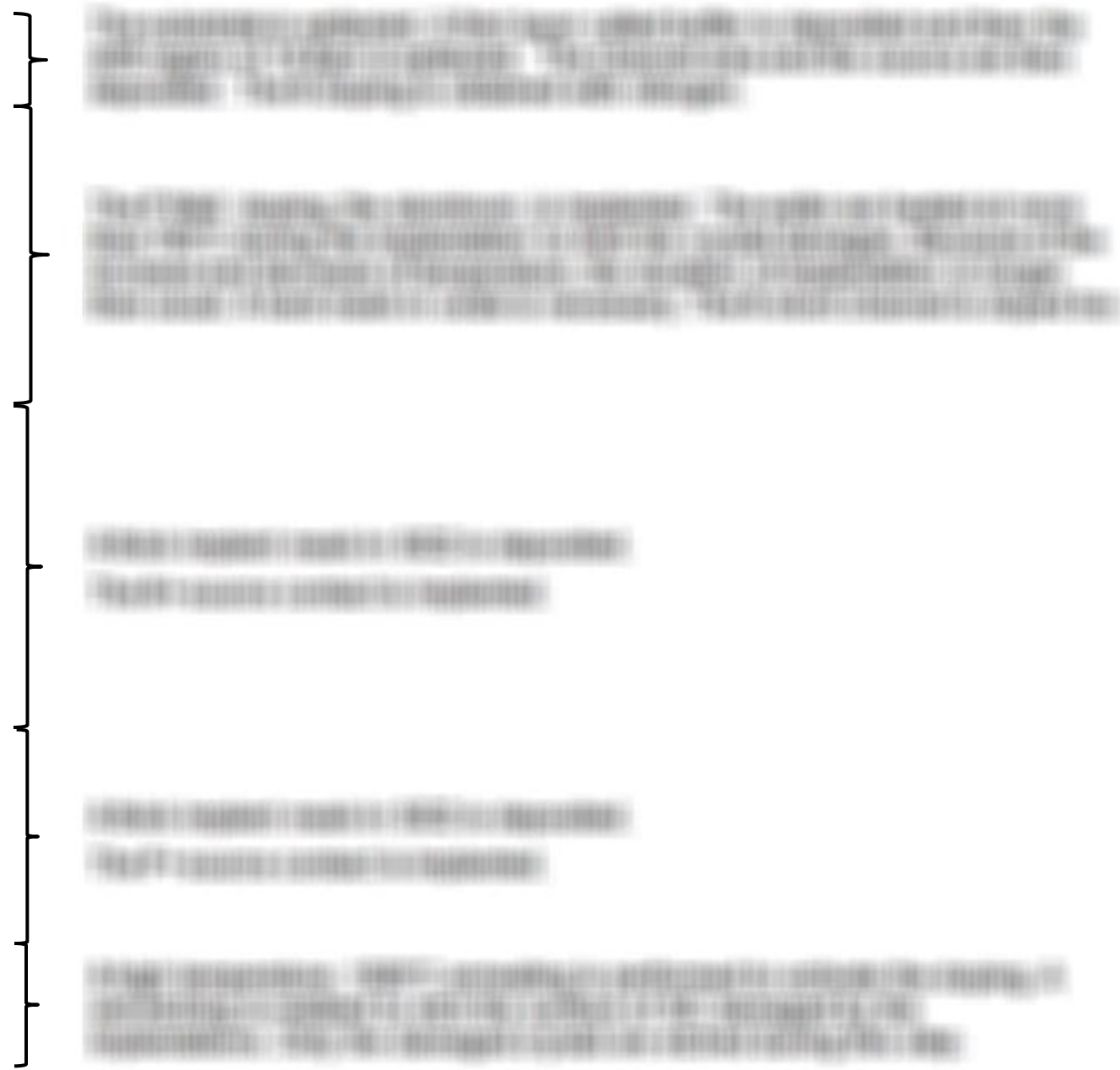


The silicon is etched at the contact with aluminum to remove the silicon damaged by the implantations.

SEM view : MOSFET detail

Little recess in the silicon probably due to a thermal scattering oxide used to perform the implantation

- 1. Projektziele und -anforderungen
- 2. Projektorganisation
- 3. Projektplanung
- 4. Projektumsetzung
- 5. Projektcontrolling
- 6. Projektschluss
- 7. Projektbewertung
- 8. Projektdokumentation
- 9. Projektrisikoprüfung
- 10. Projektabschluss
- 11. Projektabschluss
- 12. Projektabschluss
- 13. Projektabschluss
- 14. Projektabschluss
- 15. Projektabschluss
- 16. Projektabschluss
- 17. Projektabschluss
- 18. Projektabschluss
- 19. Projektabschluss
- 20. Projektabschluss
- 21. Projektabschluss
- 22. Projektabschluss
- 23. Projektabschluss
- 24. Projektabschluss
- 25. Projektabschluss
- 26. Projektabschluss
- 27. Projektabschluss
- 28. Projektabschluss
- 29. Projektabschluss
- 30. Projektabschluss
- 31. Projektabschluss
- 32. Projektabschluss
- 33. Projektabschluss
- 34. Projektabschluss
- 35. Projektabschluss
- 36. Projektabschluss
- 37. Projektabschluss
- 38. Projektabschluss
- 39. Projektabschluss
- 40. Projektabschluss
- 41. Projektabschluss
- 42. Projektabschluss
- 43. Projektabschluss
- 44. Projektabschluss
- 45. Projektabschluss
- 46. Projektabschluss
- 47. Projektabschluss
- 48. Projektabschluss
- 49. Projektabschluss
- 50. Projektabschluss
- 51. Projektabschluss
- 52. Projektabschluss
- 53. Projektabschluss
- 54. Projektabschluss
- 55. Projektabschluss
- 56. Projektabschluss
- 57. Projektabschluss
- 58. Projektabschluss
- 59. Projektabschluss
- 60. Projektabschluss
- 61. Projektabschluss
- 62. Projektabschluss
- 63. Projektabschluss
- 64. Projektabschluss
- 65. Projektabschluss
- 66. Projektabschluss
- 67. Projektabschluss
- 68. Projektabschluss
- 69. Projektabschluss
- 70. Projektabschluss
- 71. Projektabschluss
- 72. Projektabschluss
- 73. Projektabschluss
- 74. Projektabschluss
- 75. Projektabschluss
- 76. Projektabschluss
- 77. Projektabschluss
- 78. Projektabschluss
- 79. Projektabschluss
- 80. Projektabschluss
- 81. Projektabschluss
- 82. Projektabschluss
- 83. Projektabschluss
- 84. Projektabschluss
- 85. Projektabschluss
- 86. Projektabschluss
- 87. Projektabschluss
- 88. Projektabschluss
- 89. Projektabschluss
- 90. Projektabschluss
- 91. Projektabschluss
- 92. Projektabschluss
- 93. Projektabschluss
- 94. Projektabschluss
- 95. Projektabschluss
- 96. Projektabschluss
- 97. Projektabschluss
- 98. Projektabschluss
- 99. Projektabschluss
- 100. Projektabschluss

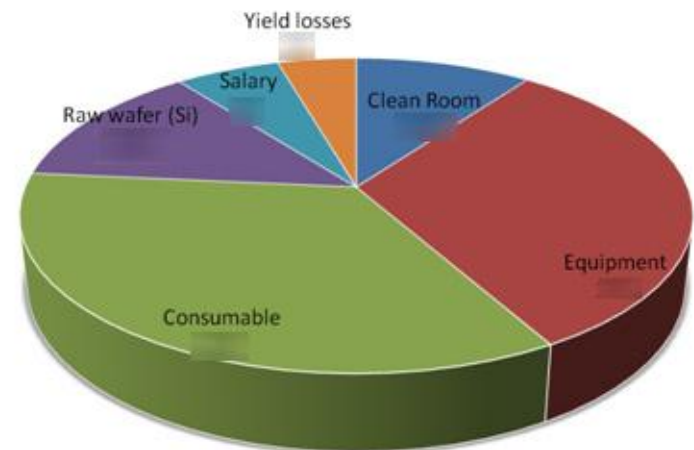


	Low Yield		Medium Yield		High Yield	
	Cost	Breakdown	Cost	Breakdown	Cost	Breakdown
Clean Room						
Equipment						
Consumable						
Raw wafer (Si)						
Salary						
Yield losses						
TOTAL						

- The main part of the wafer cost is due to the raw wafer (XX.X%).
- The manufacturing yield is around XX% in 2011.

Details of the cost per step are given in the Excel Spreadsheet

2011 MOSFET Wafer Cost Breakdown .



	Final component cost	Floor price	Manufacturer price
2011 - Low Yield			
2011 - Medium Yield			
2011 - High Yield			

Note: These calculated selling prices are for large quantities purchased directly from Power Integration Inc.

