

Interconnexion en Microélectronique :
Les circuits multipuce (MCM)

1 INTRODUCTION	4
2. CARACTERISTIQUES COMMUNES	5
2.1 SUBSTRATS	5
2.1.1 <i>Caractéristiques principales</i>	5
2.1.2 <i>Matériaux</i>	5
2.2 DIELECTRIQUES	6
2.2.1 <i>Exigences</i>	6
2.2.2 <i>Matériaux</i>	6
2.3 CONDUCTEURS.....	7
2.4 TECHNIQUES DE REPORT ET D'INTERCONNEXION	7
2.4.1 <i>Report de composants</i>	7
2.4.2 <i>Interconnexion : comparaison des filières</i>	8
2.4.3 <i>Câblage filaire</i>	8
2.4.4 <i>Flip-chips (ou bumps)</i>	9
2.4.5 <i>TAB (Tape Automated Bonding)</i>	10
2.4.6 <i>Encapsulation</i>	10
3 MCM-S	11
3.1 GENERALITES	11
3.2 PROCESSUS DE FABRICATION.....	12
3.3 POINTS CRITIQUES	13
4 MCM-C	14
4.1 GENERALITES	14
4.2 PROCESSUS DE FABRICATION.....	15
4.3 POINTS CRITIQUES	15
5 MCM-D	16
5.1 GENERALITES	16
5.2 PROCESSUS DE FABRICATION.....	16
5.3 POINTS CRITIQUES	17
6 MCM-L	18
6.1 DEFINITION.....	18
6.2 PROCESSUS DE FABRICATION.....	18
6.3 POINTS CRITIQUES	18
7 TEST ET CONTROLE DES MCMS	19
7.1 METHODES DE CONTROLE DISPONIBLES	19
7.2 TEST ELECTRIQUE	20
7.2.1 <i>Test du substrat</i>	20
7.2.2 <i>Test des puces : KGD (Known Good Die)</i>	21
7.2.3 <i>Test des MCMs finis</i>	22
7.3 RENDEMENTS, PARTITIONS ET REPARATIONS.....	24
8 COMPARAISON DES DIFFERENTES FILIERES MCM	25
8.1 PERFORMANCES	25
8.1.1 <i>Densité d'intégration</i>	25
8.1.2 <i>Rapidité</i>	26
8.1.3 <i>Puissance</i>	26
8.2 COUTS DE FABRICATION	27
8.3 EVOLUTIONS PREVISIBLES	28
9 ANALYSE DU MARCHE	30
9.1 ACTEURS (LOCALISATION).....	30

9.2 DOMAINES D'APPLICATION	31
9.3 TENDANCE DU MARCHE	32
10 CONCLUSIONS.....	34

1 INTRODUCTION

Ce document est le résultat de l'étude que nous avons menée pour passer en revue les diverses filières technologiques permettant de fabriquer des MCMs, les techniques mises en oeuvre et leurs développements potentiels.

Les MCMs sont attendus pour apporter une amélioration des densités d'interconnexions d'un facteur 5 à 10 par rapport aux technologies PCB couramment utilisées. En effet, c'est généralement à ce niveau que se situent les limites technologiques actuelles.

Etant donné le nombre de variations possibles d'élaboration des MCMs, il n'existe pas de définition complète et précise de ceux-ci. On peut simplement dire qu'un MCM est un système d'interconnexion de plusieurs puces sur un même module ; la notion de module étant limitée à « boîtier » dans la plupart des cas.

Pour notre étude, nous avons retenu la classification suivante :

- MCM-C : implantation de puce nues sur un substrat céramique multicouche,
- MCM-L : implantation de puces nues sur un substrat organique multicouche type circuit imprimé,
- MCM-D : implantation de puces nues sur un substrat constitué d'un matériau de base sur lequel les différentes couches d'interconnexion ont été déposées par un procédé de type couche-minces.
- MCM-S : implantation de puces nues sur un substrat silicium, les couches d'interconnexions étant réalisées par les mêmes procédés que ceux utilisés pour fabriquer des semiconducteurs monolithiques.

Cette classification est relativement classique, sauf pour la filière MCM-S que nous avons préféré isoler de la filière MCM-D dans laquelle elle est parfois incluse, afin de mieux étudier les points communs avec les technologies silicium classiques.

L'étude technologique sera complétée par une étude macro-économique succincte visant à identifier les principaux acteurs du marché, ainsi que les principaux domaines d'applications présents et futur.

Enfin cette étude servira de base pour identifier les différents métiers impliqués dans chaque filière, ce qui nous permettra de trouver les points communs entre celles-ci.

2. CARACTERISTIQUES COMMUNES

2.1 Substrats

2.1.1 Caractéristiques principales

Etant à la base du système, le substrat est un paramètre essentiel. Il supporte les interconnexions, et doit présenter une bonne adaptation aux types de signaux qu'il véhicule afin d'empêcher les effets de diaphonie, de distorsion et d'affaiblissement.

En plus des lignes d'interconnexion, le substrat peut comporter des éléments de circuiterie comme dans le cas des cofrittés céramiques et des substrats silicium.

Comme tout circuit électronique en fonctionnement dissipe de la chaleur, le coefficient de dilatation du substrat doit être compatible avec celui de la puce qu'il supporte si l'on veut que le système puisse fonctionner dans une large plage de température. De plus, c'est souvent par lui qu'est assurée l'évacuation thermique.

2.1.2 Matériaux

Matériaux communs

- le silicium,
- l'alumine sous forme de dalles,
- l'empilage cofritté de feuilles de céramiques (alumine, verre-céramiques, ...),
- les matériaux organiques en feuille du type PCB,
- quelques métaux en feuille.

Matériaux moins utilisés

- l'oxyde de béryllium (toxique),
- le nitrure d'aluminium,
- le carbure de silicium,
- certains verre-céramiques,
- le saphir

Matériaux en phase d'étude

- les céramiques organiquement modifiées (Ormocers),
- le nitrure de bore,
- composite : type aluminium diffusé dans CSi ou fibre de graphite (MMC =Metal Matrix Composite).

2.2 Diélectriques

2.2.1 Exigences

Afin de répondre aux exigences techniques des circuits MCMs, les diélectriques employés doivent avoir certaines caractéristiques.

- une constante diélectrique faible, aussi proche que possible de l'air, afin de présenter une tangente delta faible et une résistivité élevée,
- une tension de claquage élevée,
- une forte force d'adhésion,
- une bonne conductivité thermique,
- une faible tendance à l'absorption de la vapeur d'eau contenue dans l'air,
- une bonne compatibilité avec les autres matériaux,
- des propriétés physiques et électriques stables par rapport aux conditions de fonctionnement,
- présenter une bonne planarisation après dépôt,
- apporter peu de contraintes à l'ensemble lors de la polymérisation,
- présenter une bonne tenue vis à vis des agents chimiques pouvant être utilisés postérieurement lors de la fabrication.

Bien que nombreuses, ces exigences peuvent être remplies étant donné la diversité des produits actuellement disponibles sur le marché.

2.2.2 Matériaux

Les diélectriques peuvent être classés en deux grandes catégories, les polymères et les céramiques. On peut aussi noter que dans le cas d'un MCM sur substrat silicium, on peut utiliser le dioxyde de silicium SiO_2 .

Polymères

- les polyimides : standards, fluorés, ...
- les PPO (polyoxyphénylène),
- les PPQ (polyphénylquinoxaline),
- les BCB (benzocyclobutène),
- le polyxylène,
- le polyquinoline,
- la triazine...

Céramiques

- l'alumine,
- les verre-alumines et verre-céramiques,
- le nitrure d'aluminium,
- le carbure de silicium,
- le nitrure de bore.

2.3 Conducteurs

Selon les filières technologiques, le mode de dépôt des conducteurs diffère. C'est souvent à partir des différents modes que sont classés les MCMs. Les MCM-S et MCM-D utilisent des techniques basées sur les films minces, les MCM-C des techniques à films épais et les MCM-L les techniques de dépôt de cuivre utilisées par les PCB.

Les dépôts de conducteurs par films minces peuvent être décomposés en deux phases :

- dépôt d'un film mince par pulvérisation cathodique généralement, par sublimation sous vide plus rarement,
- gravure chimique du film ou par plasma à l'aide d'une résine photosensible.

Les matériaux les plus utilisés par ces techniques sont :

- l'aluminium, surtout utilisé sur un substrat silicium,
- le nickel,
- l'or,
- le cuivre,
- le chrome,
- le titane,
- certains alliages...

Les techniques de dépôt des films épais sont les mêmes que celles utilisées lors de la fabrication des circuits hybrides. Les films sont déposés soit en utilisant une méthode de dépôt sélectif au travers d'un écran gravé, soit par sérigraphie.

Les métaux généralement utilisés dans les encres de sérigraphie sont :

- l'or
- le palladium
- le tungstène ou molybdène : métaux réfractaires associés à d'autres métaux en raison de leur résistivité élevée.

D'un bon conducteur, on attend essentiellement :

- une bonne conductivité,
- un bon accrochage avec les autres matériaux,
- une bonne résistance aux alliages de brasage,
- une bonne tenue aux câblages filaires afin de permettre la génération de liaisons solides.

2.4 Techniques de report et d'interconnexion

2.4.1 Report de composants

Il existe deux techniques de report des puces sur le MCM, soit on le colle (la plupart des cas), soit on le brase. Le report peut être fait directement sur le substrat, sur le diélectrique

ou sur les plages aménagées à cet effet. A noter que si l'on envisage la réparation et le changement des puces, on peut utiliser des colles thermoplastiques.

Le brasage est utilisé lorsque l'on désire avoir une meilleure liaison thermique que par le collage. C'est souvent le cas des circuits de puissance.

Les matériaux couramment utilisés sont :

- alliage eutectique or-silicium,
- alliage étain-plomb,
- plomb-indium, argent-indium,
- or-étain,
- mélanges verre-argent utilisé pour le brasage des grandes pastilles en raison de leur température de fusion moins élevée.

2.4.2 Interconnexion : comparaison des filières

Il existe trois méthodes d'interconnexion de puces sur les MCMs :

- le câblage filaire,
- le flip-chip,
- le TAB (Tape Automated Bonding)

Ces trois méthodes d'interconnexion sont indépendantes de la filière choisie.

Le tableau suivant présente les caractéristiques des différentes filières :

Techniques d'interconnexion	Densité (e/s par composants)			Performances électriques	Performances thermiques	Coût relatif d'assemblage
		Actuelle	Future			
Câblage filaire	300 à 400		> 600	Moyennes	Moyennes	1
TAB	400 à 600		1000 et plus	Bonnes	Excellentes	1,4
Flip-Chip	800 à 900		1000 et plus	Excellentes	Bonnes	0,8

2.4.3 Câblage filaire

C'est la plus ancienne des méthodes et par voie de conséquence, la mieux maîtrisée. Les fils peuvent être reportés selon deux méthodes différentes :

Méthode thermo-sonique (ball-bonding)

- Fils d'or très pur et durci,
- Diamètres des fils de 25 μ m à 38 μ m environ,
- Accès facile des zones denses et près des parois des boîtiers,
- Energie apportée par un support chauffant et des ultrasons,
- Problème de la « peste pourpre » dans le cas de soudure Au/Al.

Méthode ultra-sonique (wedge-bonding)

- Permet d'enchaîner plus de deux points de liaisons si nécessaire,
- Fils d'aluminium de diamètre de 17,5 à 500 μ m pour des applications de puissance,
- Encombrement plus élevé qu'avec le ball-bonding, donc densité d'interconnexion plus faible,
- Energie apportée par une sonotrode sous forme d'ultra-sons.

2.4.4 Flip-chips (ou bumps)

Tout d'abord utilisé par I.B.M. pour ses besoins internes, cette technologie est actuellement aussi utilisée par de grandes sociétés japonaises. Elle implique une étape de fabrication supplémentaire sur les puces : une croissance des protubérances ou bumps sur les plots d'interconnexion. Cette étape est obligatoirement prise en charge par le fondeur et nécessite des investissements lourds. C'est probablement une des raisons pour lesquelles cette technologie, qui amène une augmentation des performances électriques non négligeable, ne parvient pas à réellement émerger sur le marché.

Croissance des protubérances sur les tranches de silicium

- Dépôt d'une matière métallique destinée à éviter l'apparition de la peste pourpre ou d'autres composés intermétalliques. Cette barrière d'épaisseur submicronique est déposée par pulvérisation cathodique puis gravée.
- Protubérance développée par voie chimique ou par « ball-bonding » avec mise en forme par refusion ou par pulvérisation de microbilles ensuite refondues en phase vapeur. Autrefois en or, on s'oriente actuellement vers des alliages tels que le plomb/étain (95/5%).

Le report sur le substrat se fait en soudant par thermocompression ou par effet thermo-sonique.

Cette méthode permet de répartir les points de soudure sur toute la surface de la puce, permettant ainsi d'obtenir la meilleure densité d'interconnexion possible, les pas d'interconnexion qui peuvent être atteints, avec cette technique sont couramment de 100 μ m.

Les inconvénients de cette technologie sont les suivants :

- Coûts d'investissements et d'amortissements extrêmement élevés, bien que le coût de report sur le substrat soit le plus faible possible,
- Contrôle visuel classique impossible,
- Bumps soumis aux dilatations différentielles substrat/puce,
- Excellent alignement nécessaire,
- Design spécifique des aires d'accueil de la puce nécessaire.

2.4.5 TAB (Tape Automated Bonding)

Principe

La pastille est reportée au préalable sur un support souple intermédiaire, généralement un film de Kapton (ou polyimide) métallisé en forme d'épanouisseur (ou araignée). Le film est ensuite découpé et reporté par brasage ou soudure sur le substrat.

Les extrémités des pistes de cuivre sont reliées aux protubérances par thermocompression. Ensuite, on effectue une découpe des parties latérales, ce qui désolidarise les pistes de cuivre qui sont alors mises en forme, généralement en « ailes de mouette », par thermoformage.

Le soudage des broches est ensuite fait de manière collective, point par point, ou par laser.

Principales caractéristiques

- Découplage des opérations de câblage de la pastille et de son report sur le substrat
 - Première phase réalisable par le fabricant de semi-conducteur,
 - Deuxième phase réalisable par l'utilisateur.
- Manipulation aisée des puces et facilité de convoyage,
- Techniques de report moins dépendantes de la nature des protubérances,
- Permet le test électrique et fonctionnel préalable des puces et ce de manière complète,
- Remplacement des puces défectueuses ou détériorées permis,
- Plusieurs sources d'approvisionnement possible.

2.4.6 Encapsulation

L'encapsulation, étape finale du processus de fabrication, a pour but de :

- protéger le système contre les agressions physico-chimiques,
- permettre le raccordement au niveau du système électronique,
- évacuer la chaleur hors du MCM.

Il faut veiller lors de cette étape à ne pas rajouter une masse parasite pénalisante ou un coût trop important vis à vis du reste du système, notamment dans le cas des boîtiers métalliques qui rentre souvent dans 50 à 80% de la masse finale du MCM.

On distingue généralement deux types d'encapsulation : l'encapsulation hermétique et l'encapsulation non-hermétique.

On parle plus généralement d'encapsulation que de mise en boîtier car l'on peut parfois utiliser le substrat du MCM comme base et simplement rajouter un capot, ou bien l'on peut enrober les puces individuellement.

3 MCM-S

Dans beaucoup d'études, les filières MCM-D et MCM-S sont regroupées sous le terme MCM-D. Nous avons préféré distinguer ces dernières car la filière MCM-S présente beaucoup de point communs avec la filière semi-conducteur.

3.1 Généralités

Les MCM-S sont fabriqués à partir d'un substrat silicium porteur de conducteurs en aluminium ou en cuivre, isolés par des couches de dioxyde de silicium. Cette technologie est très proche de celle des circuits intégrés classiques et représente une des possibilités d'utilisation des unités de fabrications dépassées pour le sub-micronique mais maîtrisant parfaitement les technologies de niveau 10 à 1µm.

Cette technique permet d'obtenir la plus forte des densités d'interconnexion des 4 filières MCMs sur un niveau. Malheureusement le nombre de niveau d'interconnexion est généralement limité à 3.

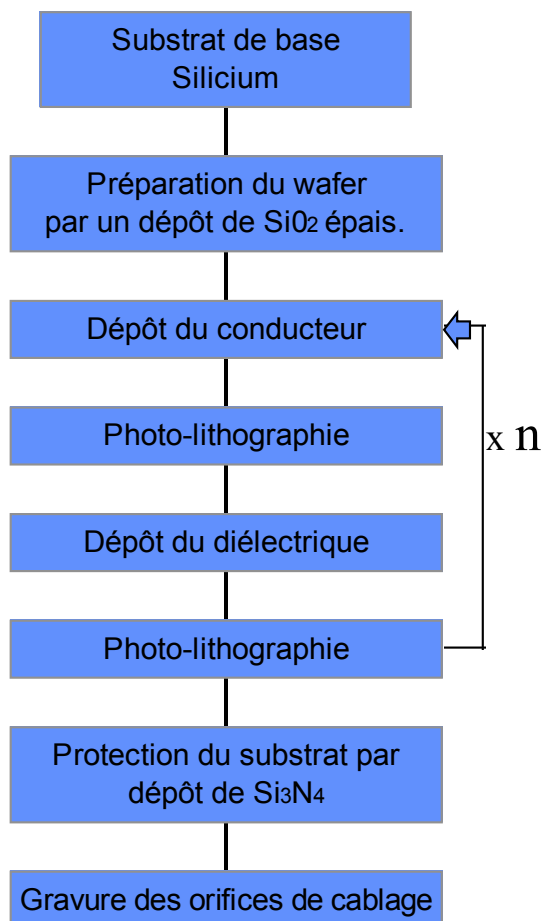
De plus la réalisation des MCMs se fait généralement sur des plaques rondes de 5 ou 6 pouces, ce qui induit de fortes pertes de matière lors de la fabrication de MCMs (généralement de forme rectangulaire) de grandes dimensions.

Des problèmes se posent aussi lorsque l'on cherche une performance en vitesse de fonctionnement ou à faire des circuits de grande puissance. En effet le métal généralement utilisé (aluminium), associé à des épaisseurs d'oxyde relativement faible <10µm et des « grandes » longueurs de lignes introduisent des effets capacitifs parasites. La réalisation de circuits comportant des lignes en cuivre pouvant être épaissies par électrolyse, avec des épaisseurs supérieures à 10µm nécessite des savoirs faire spécifiques que peu de sociétés possèdent actuellement.

Enfin, la fragilité du silicium implique obligatoirement la mise en boîtier de celui-ci.

3.2 Processus de fabrication

Processus de fabrication d'un substrat multicouche pour M.C.M.-S



3.3 Points critiques

- ◆ Très forte densité d'interconnexion possible
- ◆ Très bonne adéquation avec les puces au niveau des coefficients de dilatation
- ◆ Nombre de couches inférieur à 4
- ◆ Technologie basée sur les dépôts en couches minces
- ◆ Diélectrique : SiO_2
- ◆ Conducteurs en aluminium, plus difficilement en cuivre
- ◆ Obligation de mise en boîtier
- ◆ Similitude avec les procédés utilisés dans les circuits intégrés

4 MCM-C

4.1 Généralités

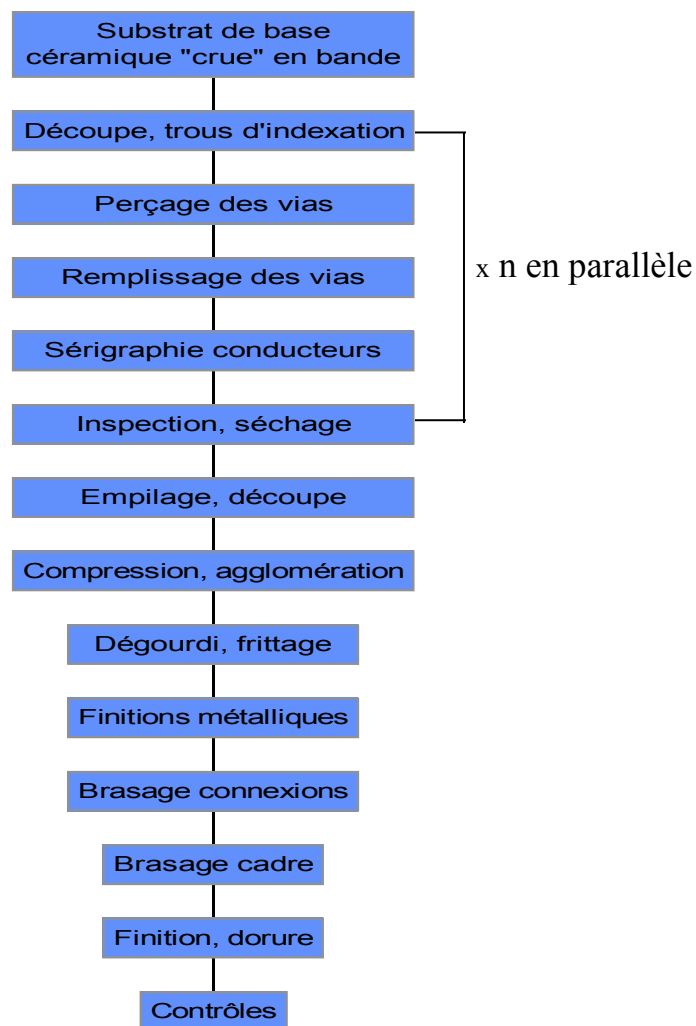
Cette filière représente l'évolution des techniques céramiques films épais sur alumine, orientée vers des procédés multicouches cocuits. Cette technologie relativement ancienne est toujours en évolution, notamment avec un meilleur contrôle des dépôts et des positionnements permettant d'augmenter la densité d'interconnexion.

De plus, l'évolution des matériaux utilisés, autorisant des températures de frittage moins élevées, rend les techniques plus accessibles et moins coûteuses.

Enfin, la possibilité de fabriquer les couches en parallèle et de pouvoir les empiler d'une manière quasi illimitée permet à ce procédé d'allier un grand nombre de couches et de bons rendements.

4.2 Processus de fabrication

Processus de fabrication d'un substrat multicouche pour M.C.M.-C



4.3 Points critiques

- ◆ Procédé semblable aux procédés de fabrication des circuits hybrides : bien maîtrisé
- ◆ Processus de fabrication multicouche parallèle
- ◆ Nombre de couches possible supérieur à 50
- ◆ Substrat solide pouvant servir de base lors de la mise en boîtier

5 MCM-D

5.1 Généralités

Leur réalisation est basée sur l'utilisation des techniques de films minces mettant en jeu des technologies de dépôts et gravure par photo-lithographie associées à des diélectriques de nature organique.

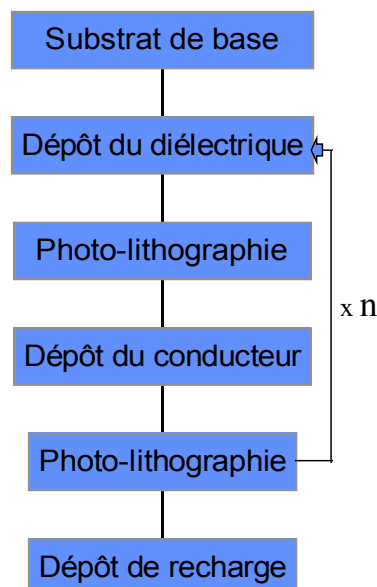
C'est d'ailleurs la nature organique des diélectriques qui est la cause des problèmes (adhérence, planéité après dépôt, réaction chimique avec les autres produits) rencontrés pendant la fabrication du MCM.

Si la majorité des MCM-D fabriqués utilisent des substrats céramiques, certains sont fabriqués sur des substrats silicium, voire sur des substrats métalliques à base de cuivre (cuivre/molybdène/cuivre, cuivre/carbure de silicium/cuivre, ...). Dans le cas de substrats céramiques multicouches réalisés selon les méthodes des MCM-C, on parle alors de MCM-C/D.

On peut noter que dans beaucoup de cas les MCM-S sont classés parmi les MCM-D.

5.2 Processus de fabrication

Processus de fabrication d'un substrat multicouche pour M.C.M.-D



5.3 Points critiques

- ◆ Densité d'interconnexion importante
- ◆ Procédé pouvant être effectué sur des substrats colaminé-céramique ou laminé-organiques
- ◆ Diélectriques de nature organique
- ◆ Technologie basée sur les dépôts en couches minces

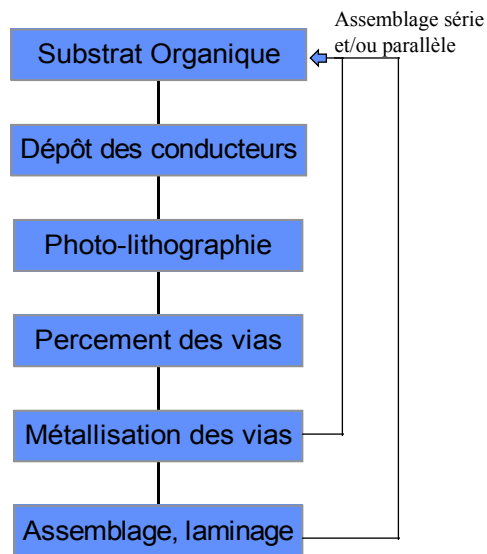
6 MCM-L

6.1 Définition

Cette filière représente l'évolution des procédés utilisés par les filières PCB. L'utilisation de nouveaux matériaux tel le cyanate-ester, ainsi que la mise au point de nouvelles technologies de perçage des vias permettent d'augmenter encore la densité d'interconnexion obtenue par les techniques CMS. C'est d'ailleurs un des intérêts essentiels du procédé qui est adapté à l'utilisation de composants CMS.

6.2 Processus de fabrication

Processus de fabrication d'un substrat multicouche pour M.C.M.-L



6.3 Points critiques

- ◆ Procédé semblable aux procédés de fabrication des circuits imprimés : bien maîtrisé
- ◆ Processus de fabrication multicouche parallèle ou série
- ◆ Procédés avec des substrats et diélectriques organiques + conducteurs en cuivre
- ◆ Nombre de couches possible relativement élevé

7 Test et contrôle des MCMs

7.1 Méthodes de contrôle disponibles

Le contrôle et le test des MCMs sont des paramètres essentiels à la fabrication des MCMs car sans eux il ne peut y avoir de qualité. Malheureusement plus une structure est intégrée, plus son contrôle est difficile.

Les principales caractéristiques d'une bonne inspection sont :

- assurer une bonne fiabilité des jugements et éviter les ambiguïtés,
- garantir un taux de couverture des pannes élevé,
- s'affranchir du jugement d'un opérateur humain,
- être flexible, rapide et aisément programmable,
- permettre de qualifier et quantifier les défauts,
- permettre un retour sur investissement (R.O.I) rapide.

Le marché des MCMs étant relativement réduit et constitué par des besoins internes, il n'existe pas d'offre standard permettant leur inspection ; chaque fabricant de MCM développant son propre système de contrôle correspondant à ses besoins.

Pour des MCMs devant fonctionner dans des conditions sévères, le contrôle est effectué à chaque étape de fabrication soit:

- à chaque étape d'élaboration d'une couche (diélectrique ou conducteur),
- après la réalisation finale du substrat,
- après report et assemblage des composants,
- après tests électriques et réparation,
- éventuellement réouverture du boîtier pour expertise.

Le tableau suivant présente les méthodes de contrôle actuellement disponibles :

	Matériel de laboratoire chimique et métallurgique	Equipement pour coupe métallographique	Inspection optique assistée ou non O.I.	Inspection optique automatique A.O.I.	Rayon X en manuel R.X.	Rayons X et reconnaissance automatique de défauts R.X. + A.I.R	Microscopie acoustique S.A.M.	Microscopie électronique S.E.M.
Méthode destructive	OUI	OUI	NON	NON	NON	NON		OUI
Inspection globale substrat	NON	NON	OUI	OUI	OUI	OUI	NON	NON
Inspection globale du substrat	NON	NON	OUI(1)	OUI(1)	OUI	OUI	NON	NON
Inspection des assemblages	NON	NON	OUI	OUI	OUI(3)	OUI(3)	NON	NON
Inspection interconnexions	NON	NON	OUI	NON	OUI(4)	OUI(4)	NON	NON
Inspection globale	NON	NON	OUI	NON	OUI(3)	OUI(3)	NON	NON
Analyse de défaillances	OUI	OUI	OUI(2)	NON	OUI	OUI	OUI	OUI

- (1) si la transparence des diélectriques permet d'observer les couches enterrées
- (2) si l'ouverture du produit est possible
- (3) non exhaustif car certains défauts ne sont pas visibles en rayons X
- (4) les métaux légers comme l'aluminium ne sont quasiment pas observables par rayons X

7.2 Test électrique

L'objectif des tests est de trier les circuits afin d'éliminer ceux qui sont non conformes à leurs spécifications. La détection de ces mauvais éléments peut être faite en cours de montage afin d'obtenir un maximum de circuits bon en fin de processus.

La testabilité d'un circuit représente son aptitude à être testé. Celle-ci est maximale lorsqu'une étude des répercussions des tests sur le fonctionnement et la fabrication des MCMs est faite en amont, pendant la phase d'étude.

Le respect des règles de design conforme à une bonne testabilité entraîne parfois une limitation des performances. Toutefois, le respect de ces règles est nécessaire pour obtenir un bon niveau de qualité et de bons rendements lors d'une phase d'industrialisation.

7.2.1 Test du substrat

Les substrats nus étant les composants dont le coût est le moins élevé, il serait donc stupide de ne pas éliminer les mauvais éléments avant de continuer le processus de fabrication.

Le test de celui-ci consiste principalement à détecter les coupures ou les courts-circuits des conducteurs. Il existe deux méthodes permettant de faire les tests. La méthode conventionnelle consiste à mesurer les résistances des pistes et l'isolement entre celles-ci. Une méthode plus récente mesure la capacité des lignes par rapport à un plan de masse.

Mesures résistives

Principe : on mesure la résistance des équipotentiels que l'on compare à une valeur connue ou calculée par la CAO. L'isolement entre les équipotentiels est vérifié en mesurant la résistance entre les lignes.

La difficulté principale de ce type de test vient du nombre de mesures à effectuer. En effet, si n est le nombre de branches par équipotentielle et N le nombre d'équipotentiels, le nombre de mesure à faire est $N(n-1)$ pour les mesures de continuité et $N(N-1)/2$ soit $N^2/2$ pour les mesures d'isolement.

Exemple : Un circuit comportant 500 équipotentiels avec une moyenne de 4 branches par équipotentielle demande environ 125000 mesures.

Mesures capacitives

Le principe de la méthode est de mesurer la capacité qui existe entre une équipotentielle et un plan de masse (compris ou non dans le substrat). Un lot pilote permet de déterminer statistiquement la valeur attendue pour chaque mesure, ainsi qu'une fourchette d'acceptabilité. L'expérience montre qu'une plage de $\pm 20\%$ est souvent satisfaisante.

On voit clairement l'avantage de cette méthode sur la précédente, en effet une seule mesure permet de déterminer les courts-circuits et circuits ouverts. Pour une moyenne de n branches par équipotentielle, le nombre de mesures pour N équipotentiels est nN .

Pour l'exemple précédent : 2000 mesures au lieu de 125000 !

C'est la raison pour laquelle ce procédé tend à se généraliser chez l'ensemble des fabricants de substrats multicouches, notamment chez les fabricants de MCM.

Cas particulier

Dans le cas d'un substrat silicium, on peut noter que la possibilité d'incorporer des éléments actifs au substrat permet d'implanter une circuiterie de test de type BSC (Boundary Scan Circuitry).

7.2.2 Test des puces : KGD (Known Good Die)

Le test des puces est essentiel dans le cas des MCMs pour les raisons suivantes :

- le risque de panne augmente de manière exponentielle avec le nombre de puces rapportées sur le MCM,
- la réparation n'est pas toujours possible et le coût d'une réparation ou le rejet d'une plaquette est très élevé,
- dans tous les cas, le diagnostic après interconnexion devient très délicat.

C'est pour toutes ces raisons que l'on a introduit la notion de Known Good Die.

Known Good Die

Le principe du KGD est de permettre aux fondeurs de fournir des puces respectant les mêmes spécifications que les composants en boîtier.

Le but est donc de mettre au point un processus et des technologies permettant de faire subir aux puces les mêmes tests qu'aux composants traditionnels, avec notamment la possibilité de faire passer un test de déverminage de type « burn in ».

On peut classer les technologies KGD dans trois catégories :

- boîtier semi-permanent : la puce est assemblée de manière temporaire avec un support pour subir les tests.
- contact temporaire : la pastille est mis dans un système qui permet d'effectuer les contacts pendant les tests. Ces systèmes sont étudiés pour être utilisés de manière répétitive. Les contacts sont effectués au moyen d'aiguilles que l'on force à rentrer en contact avec les pads des puces par pression.
- les assemblage permanent : la pastille est assemblé de manière permanente avec un support spécialement étudié à cet effet (TAB, OMPAC,...). Ce support est ensuite utilisé en totalité ou en partie lors du report sur le substrat. Toutefois, strictement parlant, il ne s'agit plus de KGD, puisqu'un support minimum est fourni.

A long terme, le principe du KGD sera étendu pour pouvoir tester et déverminer les puces directement sur le wafer : on parlera alors de Full Wafer Burn-In. On notera que les sociétés INTEL et nCHIP mènent actuellement des recherche sur ce concept.

Le tableau suivant issue de MCM'94 Proceedings liste les technologies KGD les plus prometteuses du moment :

Permanent Carrier	Integrated into system
- TAB	
- OMPAC	
- SLICC	
- Tessera	
- MicroSMT	
Semipermanent Carrier	Die Removed by Force
- IBM R3	C4 only
- Micron	WB-temp package
Temporary Carrier	Releasable Pressure Contact
- TI/MMS	bump on Cu/Pl thin film
- ACSIST	diamond particles
- AEHR	Test/Nitto Denko (ASMAT)
- Yamaichi	(ASMAT)
- 3M	
- Hughes	Cu/Pl film-extension of membrane PC
- Fresh Quest	Peripheral only. Scrubbing Contact
- Plastronics	Peripheral only. Scrubbing Contact

7.2.3 Test des MCMs finis

La finalité des MCMs étant d'interconnecter un nombre maximal de puces dans un minimum d'espace, la difficulté du test de ceux-ci est du même niveau que celle des circuits monolithiques. Le test post-assemblage est nécessaire pour vérifier d'une manière générale le bon fonctionnement du MCM.

La difficulté d'accès des puces sur le circuit impose la réalisation du test au travers des branches d'entrée/sortie.

Les méthodes utilisées pour rendre les circuits testables peuvent être rangées dans trois grandes catégories :

Pas de méthode prédéfinie

La difficulté associée à la génération des séquences de test et à la simulation des fautes est proportionnelle au cube du nombre de portes.

Auto-test ou BIST (Built In Self Test)

Le principe du BIST consiste à inclure dans le circuit des fonctionnalités d'auto-test. L'application des vecteurs de test est assurée au moyen d'un générateur pseudo aléatoire additionnel, ou d'une mémoire ROM ; la réponse étant analysée par circuits dédié. Ce type de test est plus particulièrement adapté aux circuits combinatoires.

Si l'on suppose que les pastilles sont elles aussi équipées d'une fonction BIST, alors la vérification complète du MCM peut être envisagée de manière simple.

Méthodes « SCAN »

Cette approche consiste à décomposer le circuit en un ensemble d'éléments de stockage qui peuvent être chaînés pour former un registre à décalage en logique combinatoire. Pour cela, les éléments de stockage sont formés uniquement de bascules D associées à des multiplexeurs en entrée. Les multiplexeurs sont contrôlés par un signal test unique. En mode normal, l'entrée fonctionnelle de la bascule est sélectionnée alors qu'en mode test, c'est la sortie de la bascule précédente qui est utilisée. La première bascule reçoit un signal SCAN IN qui permet de rentrer en série les données de test. La sortie de la dernière bascule de la chaîne, SCAN OUT, sert à observer la sortie du registre à décalage. Avec l'entrée test, cela donne trois broches supplémentaires au maximum pour le circuit.

Boundary Scan et normes « JTAG »

Sous l'action d'un groupe de constructeurs européens il y a quelques années, réunis en un « Join Test Action Group » (JTAG), des procédures de test ont été standardisées et normées (IEEE 1149.3) sous le nom de « Boundary Scan ».

L'architecture « Boundary Scan » est basée sur la mise en place de bascules spéciales pour chaque entrée/sortie du circuit intégré. Elles sont complétées de multiplexeurs reliés en registre à décalage tout autour du composant. Par l'intermédiaire de 2 entrées/sorties dédiées sur chaque pastille, le chemin de scrutation peut ainsi traverser les différents circuits d'une carte ou d'un MCM.

7.3 Rendements, partitions et réparations

Le rendement de fabrication d'un MCM est donc relatif au :

- rendement de fabrication du substrat
- rendement lié à la qualité des composants fournis
- rendement d'assemblage

Si les substrats sont facilement testables et qu'ils peuvent être rejetés sans incidence catastrophique sur les coûts de fabrication, il n'en va pas de même des puces qui, elles, arrivent souvent partiellement testées. La multiplication des pastilles est donc un facteur de diminution du rendement, dans la mesure où le rendement composite Γ de n pastilles est donné par la relation :

$$\Gamma = \rho^n \quad \rho : \text{rendement unitaire des puces.}$$

Il est clair que pour améliorer ce rendement on peut soit augmenter le rendement ρ , ce qui impose la mise en place d'un service qualité important et coûteux, soit diminuer le nombre de puces au travers d'un découpage différent de la fonction.

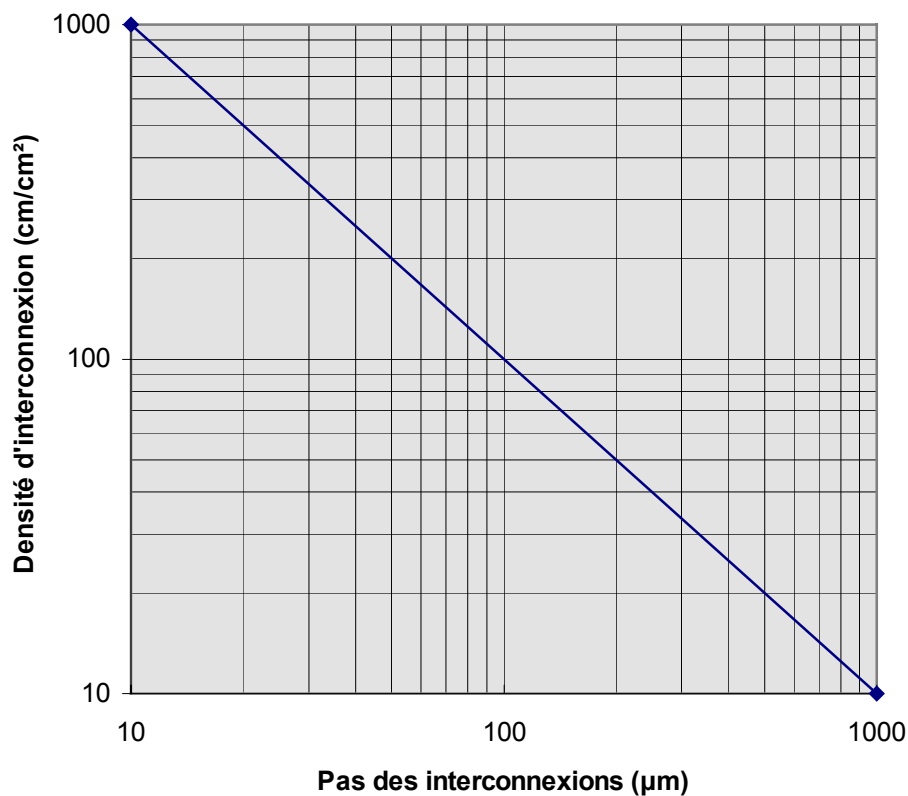
Une autre approche consiste à rendre les puces interchangeable. Il est évident que cette méthode est rendue très difficile par la densité d'interconnexion et la fragilité des puces.

8 Comparaison des différentes filières MCM

8.1 Performances

8.1.1 Densité d'intégration

Plus la densité d'interconnexion est élevée, plus la vitesse de fonctionnement possible est grande. La figure suivante montre l'évolution (ordre de grandeur) de la densité d'interconnexion en fonction du pas d'interconnexion pour une couche.



Sur cette base, on peut comparer les différentes densités pour une structure à deux niveaux :

- PCB ordinaire 7 à 20 cm/cm²
- MCM-C 15 à 20 cm/cm²
- MCM-L 100 à 800 cm/cm²
- MCM-D 200 à 1000 cm/cm²
- MCM-S 1000 à 2000 cm/cm²

Il faut noter que bien que présentant une densité moindre sur 2 couches, les MCM-C permettent l'empilement d'un nombre considérable de couche (> à 60) par rapport aux MCM-D et MCM-S.

8.1.2 Rapidité

Un circuit rapide n'est pas forcément un circuit qui fonctionne à une fréquence élevée. La notion de rapidité est liée au rapport entre les temps de transition (t_t) des signaux (temps de montée et de descente) et les temps de propagation (t_p) entre deux éléments actifs sur le circuit.

Lorsque $t_t \ll t_p$ le circuit est dit rapide et doit être traité comme tel, à savoir comme un circuit à impédance contrôlée, ce qui est une énorme contrainte.

Lorsque $t_t \sim t_p$ le circuit est considéré comme non rapide, ce qui laisse beaucoup plus de souplesse quant aux règles de conception à adopter et aux choix des matériaux.

Plus précisément : si l'on considère que les conducteurs comme des lignes de transmission, le temps de propagation des signaux dans les lignes est égal à :

$$t_p = \frac{d}{c} \sqrt{\epsilon_r}$$

avec : d = longueur des conducteurs

ϵ_r = constante diélectrique (permittivité) relative du diélectrique

c = célérité de la lumière

Si l'on définit le rapport $\frac{t_t}{t_p} = M$, le paramètre M permet de quantifier la notion de rapidité. Dans beaucoup d'études, si M est inférieur à 2,5, alors le circuit est considéré comme *rapide*. Si M est supérieur à 5, alors le circuit est considéré comme *lent*.

Les paramètres à prendre en compte pour savoir si un circuit est rapide ou pas, et donc savoir s'il sera nécessaire de faire des lignes à impédance contrôlées, sont donc :

- les temps de montée des signaux (ou la fréquence de fonctionnement)
- la longueur maximale des lignes
- la permittivité relative du diélectrique

8.1.3 Puissance

L'accroissement de puissance des MCMs est souvent due au fait que l'on concentre les puces dans un espace réduit. Cet accroissement de puissance peut alors entraîner l'apparition de divers phénomènes :

- l'échauffement général du MCM : celui-ci est d'autant moins important que la résistance thermique du système est faible. Une grande partie de cette dernière tient à la nature du substrat. On a donc intérêt à choisir un substrat présentant de bonnes caractéristiques thermiques. A ce niveau, se sont les substrats à base de métaux qui présentent les meilleures propriétés. Pour améliorer la transmission thermique, on peut aussi reporter les pastilles directement sur le substrat. On s'affranchit alors des résistances thermiques apportées par le diélectrique.

- le bruit induit par les appels de courant : lorsque la commutation des signaux s'effectue, des appels de courant se produisent au niveau de l'alimentation des pastilles

de semi-conducteurs. L'inductance parasite à l'origine de ce phénomène est difficile à évaluer, néanmoins des solutions TAB monocouche à liaisons courtes (<3mm) et flip-chip présenteront les selfs parasites les plus faibles.

- l'électromigration : ce phénomène apparaît lorsque les densités de courant deviennent trop élevées. On veillera donc à maintenir des largeurs de conducteurs suffisantes, notamment au niveau des masses et alimentations. Ce phénomène a tendance à apparaître pour des densités de courant supérieures à 10^6 A/cm² dans des conducteurs aluminium et 10^5 A/cm² dans des conducteurs cuivre.

8.2 Coûts de fabrication

La recherche d'un faible coût de revient, passe par l'utilisation d'un procédé de fabrication bien maîtrisé, d'un bon rendement et de matériaux peu chers. Les filières qui découlent d'un procédé de fabrication, comme les MCM-C et MCM-L qui dérivent des hybrides et des PCB, sont celles qui présentent les coûts de fabrication les moins élevés.

C'est aussi celles qui apportent le moins d'amélioration au niveau des performances techniques.

Le tableau suivant présente les coûts relatifs des MCMs :

Type de MCM	Matériaux	Coût relatif
MCM-L	BT Laminé	1
MCM-C	Cocuits céramiques	1,5 - 2
MCM-D	Couches minces sur Alumine	2 - 3
MCM-S	Substrat silicium	7 - 10

Prix basés sur un substrat de 10cmx10cm fabriqué à 10000 exemplaires.

La prise en compte du rendement d'assemblage conduit à choisir une solution de type TAB, laquelle permet de tester et de déverminer la puce avant son report. Le tableau suivant donné par ICE indique les différents coûts d'assemblage ainsi que leur évolution dans les 3 prochaines années.

Technique d'assemblage	Coût actuel en \$/étape	Coût futur en \$/étape
Report de la puce	1,10 - 0,90	0,30 - 0,20
Câblage filaire	0,05 - 0,02	0,01 - 0,001
TAB soudure collective	0,18 - 0,14	0,08 - 0,06
TAB soudure point par point	0,090 - 0,075	0,06 - 0,045

8.3 Evolutions prévisibles

L'évolution prévisible des paramètres essentiels de chacune des trois principales familles (MCM-D et MCM-S regroupés sous l'appellation MCM-D) de Multi Chip Modules, peut se résumer en deux tableaux. Le premier présente les caractéristiques actuelles, le second celles prévues pour l'an 2000.

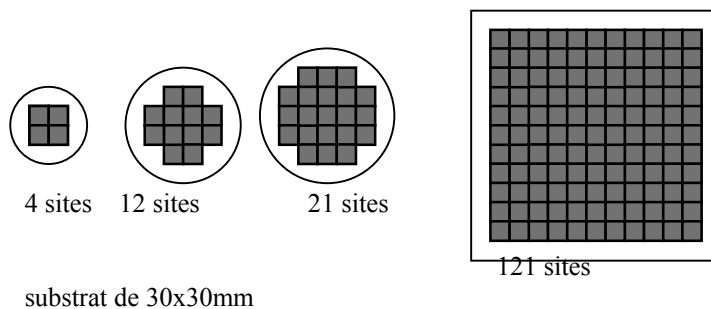
Paramètres caractéristiques	MCM-D	MCM-C (haute température)	MCM-L
Largeur des pistes (μm)	10 à 50	>100	100
Diamètre des vias (μm)	10 à 50	>125	100
Nombre de couches	<10	<30	<20
Nbre de plots de cablage par cm^2	100 à 500	20 à 100	<40
Taille du substrat	<150	<125	<125
Nbre de pastilles reportées	5 à 100	<20	<20
Constante diélectrique	3	8	2,9 à 3,7
Conductivité thermique ($\text{W/m}\cdot^\circ\text{K}$)	10 à 100	20 à 200	> 0,3

Paramètres caractéristiques	MCM-D	MCM-C (haute température)	MCM-L
Largeur des pistes (μm)	10 à 25	>75	50
Diamètre des vias (μm)	10 à 50	>100	50
Nombre de couches	<20	<40	<30
Nbre de plots de cablage par cm^2	100 à 750	20 à 150	<50
Taille du substrat	<300	<150	<125
Nbre de pastilles reportées	5 à 200	<30	<20
Constante diélectrique	2,5	4 à 8	3
Conductivité thermique ($\text{W/m}\cdot^\circ\text{K}$)	10 à 100	<10	> 0,8

Les réductions des coûts de fabrication ne sont pas les mêmes selon les différentes filières. En effet si les technologies MCM-L et MCM-C sont relativement mûres, les technologies dérivant des procédés de dépôt de couches minces sont encore mal maîtrisées et présentent un fort potentiel d'évolution.

Les réductions de coût des produits MCM-D et de leur dérivés seront dues à la transposition des procédés de fabrication des filières silicium et LCD sur des substrats de type verre-céramique. Ceci permettra de faire passer les surfaces de substrat de wafers de diamètre 150-200mm à des plaques de 500x500mm pour des investissements et des coût de fabrication du même ordre de grandeur.

Les réductions de coût possibles sont du même ordre que lors du passage de 150 à 200 mm de diamètre pour les plaques de silicium. La figure suivante indique le nombre de MCMs de format 30x30mm pouvant être fabriqués sur des wafers de 100mm, 150mm et 200mm et une plaque de 350x350mm.



Le tableau suivant présente l'évolution prévue par ICE des coûts de fabrication des MCMs dans les prochaines années :

Type de MCM	Matériaux utilisés	Coût relatif
MCM-L	Divers substrats laminés	1.0
MCM-L/D	Laminés avec dépôt de polyimide/métal	1.3-1.5
MCM-C	Low-temperature co-fired ceramic (LTCC)	1.5-2.0
MCM-C/D	LTCC et dépôt polyimide/métal	2.0-3.0
MCM-D	Substrat silicium et verre-céramique	4.0-6.0

9 Analyse du marché

9.1 Acteurs (*localisation*)

Le nombre total de fournisseurs répertoriés sur le marché ouvert dans le rapport ICE de 1995 dans le monde est de 43. Dans l'appellation MCM, sont inclus les LCDs et les cartes PCMCIA nues.

Les 22 fournisseurs nord-américains sont :

- AT&T (North Andover)
- Canadian Marconi Co. (Montreal)
- Computing Devices International (Minneapolis)
- CTS Microelectronics Div (West Lafayette)
- Harris Corporation (Melborne)
- Hughes Aircraft Co. (Newport Beach)
- IBM Microelectronics (Hopewell Junction)
- Intel Corporation (Santa Clara)
- International Rectifier (El Segundo)
- Irvine Sensors (Costa Mesa)
- IXYS Corp (San Jose)
- MIC Technology Corp (Richardson)
- MicroModule Systems (Cupertino)
- Micron Technology Inc (Boise)
- Motorola (Phoenix)
- National Semiconductor (Santa Clara)
- nChip (San Jose)
- NCR Microelectronics (Colorado Springs)
- Raytheon Corp (Quincy)
- Teledyne Microelectronics (Los Angeles)
- Texas Instruments (Dallas)
- Westinghouse (Baltimore)

Les 13 fournisseurs asiatiques sont :

- Canon (Japon)
- Daewoo Electronic Components (Corée du Sud)
- Fuji Electric Co, Ltd (Japon)
- Fujitsu Ltd (Japon)
- Hitachi Ltd (Japon)
- Hyundai Electronics Industrie (Corée du Sud)
- Matsushita Electronics Corp (Japon)
- Mitsubishi Electric Corp (Japon)
- NEC Corp (Japon)
- Samsung Semiconductor (Corée du Sud)
- Seiko Epson Ltd (Japon)
- Sharp Corp (Japon)
- Toshiba Corp (Japon)

Les 8 fournisseurs européens sont :

- ES2 (France)
- L.M. Ericsson Components AB (Suède)
- Matra MHS (France)
- Oerlikon-Contraves AG (Suisse)
- Philips International BV (Pays-Bas)
- Rood Technology Deutschland (Allemagne)
- SGS-Thomson Microelectronics (Italie)
- Siemens AG (Allemagne)

On peut remarquer que la plupart des grands noms du semi-conducteurs sont présents sur le marché des MCMs. Ceci tient probablement au fait que beaucoup des technologies utilisées pour leur fabrication découlent de procédés bien connus dans l'industrie du silicium. De plus, beaucoup de fournisseurs de MCM ne sont pas fabricants, une grande partie d'entre eux sous-traitent la fabrication du substrat à une société spécialisée dans le domaine (ex : Matra MHS fait fabriquer ses modules multipuces par nChip).

On peut aussi noter que la plupart des sociétés nord-américaines, font actuellement de gros efforts de mise en place des processus de Known Good Die, afin de pouvoir fournir des puces fiables à court terme. Les sociétés américaines les plus actives sur le secteur des MCMs sont : IBM, Intel, National, Motorola, MicroModule Systems, nChip, Micron Semi., Texas Instr. .

Les sociétés japonaises sont elles plus axées sur le développement de technologies basées sur le procédé flip-chip. De plus, elles ont une excellente maîtrise des technologies permettant de produire des LCD et des cartes PCMCIA. Fujitsu est un des principaux producteurs de PCMCIA (il fournit même INTEL), et Sharp est le plus grand producteur de LCD. Si pour l'instant la majeure partie de la production japonaise de MCM est absorbée par les besoins internes des compagnies, le développement des cartes PCMCIA devrait marquer le développement du marché public des MCMs.

Les recherches et développement des fabricants coréens sont du même type que celles menées par les japonais. Samsung en tant que grand fabricant de circuits intégrés mène aussi un programme de développement de KGD.

Les grands fabricants de semi-conducteur européens mènent eux aussi des programmes de développement au niveau des technologies MCMs. Nokia mène des études sur le flip-chip, SGS-Thomson sur les MCMs et leur interconnexion 3D, Siemens sur les cartes PCMCIA.

9.2 Domaines d'application

Les domaines d'application des MCMs, naguère limités aux applications militaires et aux supers ordinateurs, sont maintenant étendus à une grande variété de domaines. Le rapport ICE 1995 en recense près d'une dizaine :

- Les produits portables : les cartes PCMCIA, les *paggers*, les téléphones cellulaires, les caméscopes,
- Les produits bureautiques,
- Les systèmes GPS (Global Positioning Satellite)

- Les cartes à puces
- L'électronique médicale
- L'automobile
- Les applications hautes-performances
- Les produits militaires

Le tableau suivant présente les diverses applications possibles ainsi que les dates réelles d'arrivée sur le marché et les quantités potentielles de ventes :

Application	Drivers	Barrière	Type de MCM	Date d'arrivée sur le marché	Equipements en 1997
Grands systèmes	Performances	Aucune	Céramique	1980	90K
Minisystèmes	Performances	Coût	Non-déterminée	1996	180K
Station de travail	Performances	Coût	Variable	1995	1.0M
PC	Taille	Coût	Laminé	1995	7.5M
Contrôleur de disque dur	Taille	Coût	Laminé	1995	430K
Telecom	Taille	Coût	Laminé	1996	1.0M
Téléphones cellulaires	Taille	Coût	Céramique	1999	
Camescopes	Poids		Céramique		
Militaire	Performance	Aucune	Céramique	1993	56K
Missiles	Taille		Couches-Minces		
Automobile	Coût	Fiabilité	Laminé Céramique	1998	3.5M
Médical	Taille	Aucune	Céramique	1988	300K

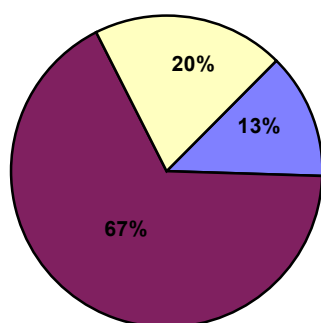
Un autre domaine lié aux technologies des MCMs est le domaine des écrans LCD. En effet ceux-ci sont souvent constitués de substrats comportant des millions de transistors déposés en couches minces. Les écrans LCD à matrice active sont des éléments indispensables dans les ordinateurs portables, les écrans TV plats, les dispositifs d'affichage d'aviation et d'automobile.

9.3 Tendance du marché

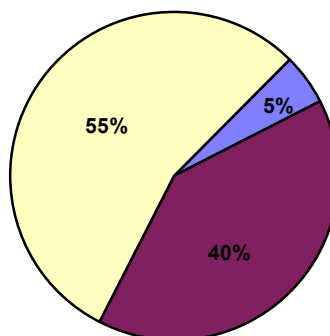
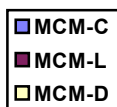
Les projections actuelles montrent une croissance importante des technologies MCM-L et MCM-D, alors que les MCM-C restent limités aux applications de type module de puissance ou application médicale et automobile. Le mélange des genres par dépôts de couches minces sur des substrats céramiques ou laminés apparaît aujourd'hui comme une solution d'avenir permettant d'augmenter nettement le rapport performance/prix.

L'utilisation des technologies de fabrication des LCD pour l'élaboration de produits de type MCM-D devrait permettre une très forte réduction des coûts pour cette filière. L'utilisation de la technologie TAB dans cette filière est par ailleurs particulièrement importante et devrait contribuer à un fort développement de celle-ci.

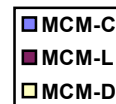
Le graphique suivant indique les parts de marché en % des diverses filières MCM pour les années 1993 et 2000.



Marché en 1993



Marché en 2000



10 Conclusions

Au cours de cette étude, nous avons donc réussi à définir ou identifier :

- ◆ les différents procédés de fabrication des substrats ainsi que les divers matériaux utilisés,
- ◆ les densités d'interconnexion pouvant être atteintes,
- ◆ les moyens de test physiques et électriques disponibles
- ◆ les principaux acteurs du marché, ce qui nous permet d'avoir d'ors et déjà une bonne idée des entreprises à contacter pour l'enquête fournisseur,
- ◆ les filières technologiques apparentées ce qui nous permettra, à l'aide d'études comparables sur les autres sujets (PCB, 3D, circuits hybrides, COB, ...), d'établir la liste des métiers mis en jeu prochainement.