

ETUDE DES CARACTERISTIQUES TECHNIQUES ET ECONOMIQUES
DES FILIERES D'INTERCONNEXIONS
DES COMPOSANTS ELECTRONIQUES
DANS LES SYSTEMES

INTERCONNEXION PUCE-BOITIER:
CABLAGE

SOMMAIRE

I. INTRODUCTION.....	5
II. TAB (TAPE AUTOMATED BONDING).....	6
II.A. RAPPELS SUR LA TECHNOLOGIE TAB.....	6
II.B. PERTURBATIONS SUR LES INTERCONNEXIONS TAB.....	7
II.B.1. <i>Phénomène de couplage (Cross Talk)</i>	8
II.B.2. <i>Ordres de grandeur</i>	9
II.B.3. <i>Perturbations liées aux transferts de puissance (ΔI noise)</i>	9
II.C. INTERCONNEXIONS TAB ET LIGNES DE TRANSMISSION.....	10
II.D. ESTIMATION DES PERTES.....	13
II.D.1. <i>Approximation des pertes résistives</i>	13
II.D.2. <i>Approximation des pertes diélectriques</i>	14
III. PERFORMANCES ELECTRIQUES DU <i>WIRE BONDING</i>.....	15
III.A. RAPPELS SUR LE WIRE BONDING.....	15
III.B. IMPÉDANCE CARACTÉRISTIQUE D'UN MICROCÂBLE <i>WIRE BOND</i>	15
IV. ASPECT MECANIQUE.....	18
V. ASPECT THERMIQUE.....	20
V.A. DISSIPATION DE LA CHALEUR.....	20
V.B. PRISE EN COMPTE DU CÂBLAGE DANS SON ENVIRONNEMENT.....	21
V.C. STRESS THERMIQUE.....	22
VI. CONCLUSION.....	23
VII. BIBLIOGRAPHIE.....	25

TABLES DES ILLUSTRATIONS

FIGURE I-1: EXEMPLE D'INTERCONNEXION PUCE - BOÎTIER: TAB.....	5
FIGURE II-1: REPRÉSENTATION SIMPLIFIÉE D'INTERCONNEXION TAB (VUE DE DESSUS).....	6
FIGURE II-2: DIFFÉRENTES CONFIGURATIONS TAB.....	6
FIGURE II-3: SCHÉMATISATION ÉLECTRIQUE D'UNE INTERCONNEXION TAB.....	7
FIGURE II-4: MODÈLE SIMPLE DE COUPLAGE D'INTERCONNEXIONS TAB.....	8
FIGURE II-5: DIMENSIONS CARACTÉRISTIQUES DES INTERCONNEXIONS.....	9
FIGURE II-6: REPRÉSENTATION SCHÉMATIQUE D'INTERCONNEXIONS TAB (COUPE TRANSVERSALE).....	11
FIGURE II-7: COUPE TRANSVERSALE D'UN GUIDE D'ONDE PLAN, ISOLÉ LATÉRALEMENT.....	11
FIGURE II-8: GUIDE D'ONDE PLAN, ISOLÉ LATÉRALEMENT ET ACCOMPAGNÉ D'UN PLAN DE MASSE SOUS LE SUBSTRAT.....	12
FIGURE II-9: EFFET DE PEAU, POUR DE HAUTES FRÉQUENCES.....	13
FIGURE III-1: CÂBLAGE D'UN CIRCUIT INTÉGRÉ SUR SON SUPPORT.....	15
FIGURE III-2: DEUX TECHNIQUES DE <i>WIRE BONDING</i>	15
FIGURE III-3: DIMENSIONS D'UNE LIGNE DE TRANSMISSION DU TYPE WIRE-AIR-SUBSTRATE.....	15
FIGURE IV-1: SCHÉMATISATION DE LA SURFACE OCCUPÉE PAR LE CÂBLAGE DE LA PUCE SUR LE SUBSTRAT.....	18
FIGURE IV-2: EXEMPLE DE <i>WIRE BONDING</i> SUR DEUX RANGÉES DE <i>PADS</i>	18
FIGURE V-1: DISSIPATION THERMIQUE CAUSÉE PAR UN CÂBLE D'INTERCONNEXION.....	20
FIGURE V-2: MODÉLISATION THERMIQUE D'UN CÂBLAGES DE C.I. (FLUX THERMIQUE AXIALE UNIQUEMENT).....	20
FIGURE V-3: EXEMPLE DE MODÉLISATION THERMIQUE D'UNE CONFIGURATION TAB.....	21
FIGURE V-4: EXEMPLE DE MODÉLISATION THERMIQUE D'UNE CONFIGURATION FLIP-TAB.....	21
FIGURE VI-1: INTERCONNEXION D'UNE PUCE SUR SON SUPPORT, PAR CÂBLAGE.....	23

I. INTRODUCTION

Pour que le circuit intégré puisse être exploité, il doit être mécaniquement et surtout électriquement relié au niveau de packaging suivant qui est dans la majorité des cas le boîtier unitaire. Il existe plusieurs techniques pour réaliser cette interconnexion. Le microcâblage constitue l'une d'entre elles et demeure la plus répandue. Les entrées / sorties présentes sur le circuit intégré sont reliées au support (Boîtier ou substrat) à l'aide de câbles dont les dimensions sont extrêmement réduites. Deux types de microcâble sont à distinguer: Les *wire bonds* et les interconnexions TAB.

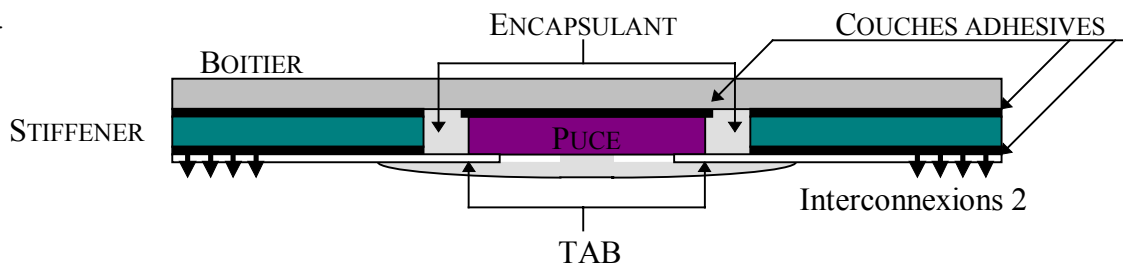


Figure I-1: Exemple d'interconnexion Puce - Boîtier: TAB.

II. TAB (TAPE AUTOMATED BONDING)

II.A. RAPPELS SUR LA TECHNOLOGIE TAB

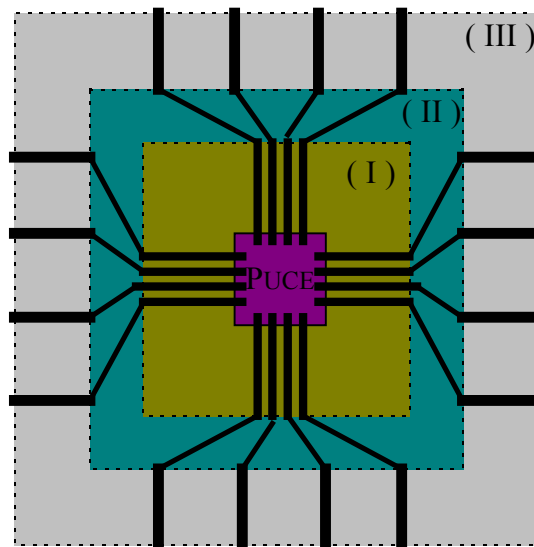


Figure II-1: Représentation simplifiée d'interconnexion TAB (vue de dessus).

La géométrie uniforme de ce type d'interconnexion conduit à des comportements mécaniques et électriques prévisibles. La densité obtenue est la meilleure dans le domaine du microcâblage. Deux principales configurations sont envisageables: **TAB** et **Flip-TAB** (Cf. figure II.2).

Contrairement au procédé **C4**, les problèmes de stress thermiques (incompatibilité entre les coefficients de dilatation linéaire (**TCE**) des interconnexions et des substrats) ont été résolus dans la technologie **TAB**.

Les interconnexions de puces, par **TAB**, sont plus résistantes que les *bond wires*; elles possèdent une meilleure dissipation thermique, et une capacité de flux de charges (intensité) plus importante (due à sa section plus étendue). De plus, des interconnexions extrêmement courtes peuvent être réalisées, ce qui conduit à une meilleure densité d'interconnexion et des transferts de signaux plus rapides.

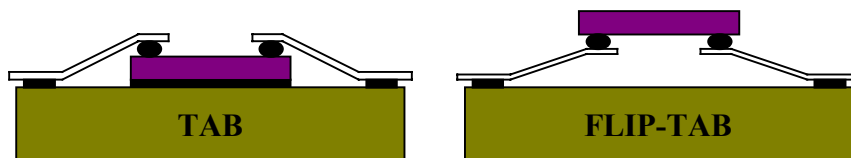


Figure II-2: Différentes configurations TAB.

II.B. PERTURBATIONS SUR LES INTERCONNEXIONS TAB

Dans un domaine de fréquence et de temps de transition bien définie (de l'ordre 5 GHz et 100 ps), l'interconnexion entre la puce et le support peut être modéliser par un ensemble de composants élémentaires (Pour des fréquences plus élevées, cette approche n'est plus suffisante). Les impédances d'interconnexion **TAB** sont généralement plus élevées que celles des lignes de transmission usuelles Z_0 (entre 30 et 100 ohms). Les capacités présentes au niveau de ces interconnexions étant souvent négligeables, il est possible de modéliser une interconnexion **TAB**, sous la forme d'inductances L_{ij} (une inductance propre L_{ii} et des inductances mutuelles L_{ij} ($i \neq j$)). Les éléments capacitifs sont négligés lorsque:

$$Z_0 \cdot C_{ii} \ll \frac{L_{ii}}{Z_0}$$

L'interconnexion entre la puce et le boîtier, étudiée ici, est schématisée de la façon suivante:

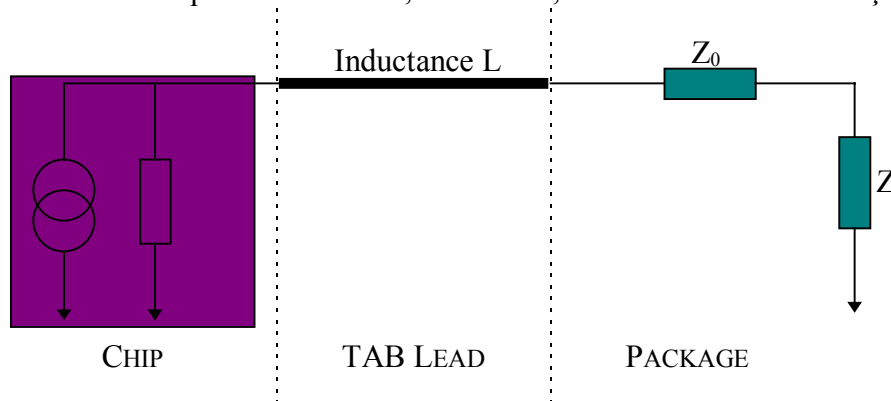


Figure II-3: Schématisation électrique d'une interconnexion TAB.

L'impédance de charge Z_t est adaptée à la ligne d'impédance caractéristique Z_0 (environ 50 ohms), c'est à dire $Z_t = Z_0$. Dans cette configuration, il est possible d'étudier le comportement de l'inductance L (modélisant l'interconnexion) indépendamment du package et de la puce.

En ce qui concerne le temps de montée T du signal, envoyé dans l'interconnexion, il est préférable afin d'éviter tout phénomène de réflexion et de dégradation du temps de montée, de se placer au delà d'une certaine limite telle que:

$$T > 3t \quad \text{avec} \quad t = \frac{L_{ii}}{Z_0}$$

t : Constante de temps effective.

Le problème devient alors le suivant: Comment gérer les phénomènes de *Cross Talk*, causés par les interconnexions voisines. Une fois encore, c'est principalement le couplage inductif entre deux câblages qui est concerné.

II.B.1. PHENOMENE DE COUPLAGE (CROSS TALK)

L'interaction électrique existant entre deux signaux provenant de deux lignes **TAB**, distinctes **i** et **j**, est représentée sur la figure II.4:

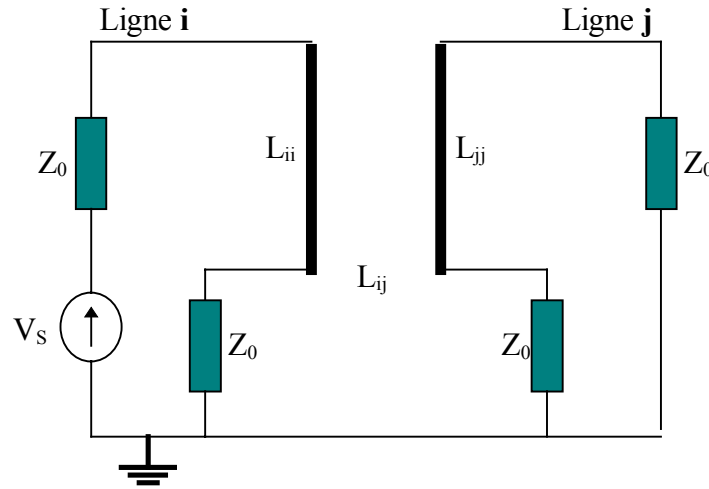


Figure II-4: Modèle simple de couplage d'interconnexions **TAB**.

La ligne **i** est active, tandis que celle **j** est passive. La perturbation électrique induite sur la ligne **j** par la ligne **i**, s'exprime par une différence de potentielle parasite dV_j :

$$dV_j = L_{ij} \cdot \frac{dI_i}{dT} \approx L_{ij} \cdot \frac{I_i}{T}$$

L_{ij} : Inductance mutuelle entre les lignes **i** et **j**.

I_i : Courant circulant dans la ligne **i**.

T : Temps de montée.

Les inductances propres L_{propre} de chaque ligne conductrice **TAB**, et les inductances mutuelles L_{mut} relatives à deux lignes voisines distinctes, peuvent être calculées à partir des expressions:

$$L_{propre} = 5 \cdot L \cdot \left[\ln\left(\frac{2 \cdot L}{r}\right) - 0.75 \right] \quad [\text{nH}]$$

$$L_{mut} = 5 \cdot L \cdot \left[\ln\left(\frac{2 \cdot L}{d}\right) - 1 + \frac{d}{L} - \left(\frac{d}{2 \cdot L}\right)^2 \right] \quad [\text{nH}]$$

L: Longueur du conducteur en pouces (inches = 2.54 cm).

d: Séparation entre deux conducteurs en pouces.

r: Rayon effectif de la section du conducteur en pouces.

$$\pi \cdot r^2 = S$$

S: Section du conducteur.

Les distorsions créées par des interconnexions du type **TAB**, peuvent donc être décrites à l'aide des précédentes équations, de la façon suivante:

$$\frac{di}{I} = \sum \frac{L_{ij}}{2 \cdot T \cdot Z_0}$$

L'influence des inductances mutuelles s'atténuent très lentement. C'est pourquoi, il est indispensable de tenir compte d'un nombre important de lignes voisines, pour calculer les perturbations dues au *Cross Talk*.

II.B.2. ORDRES DE GRANDEUR

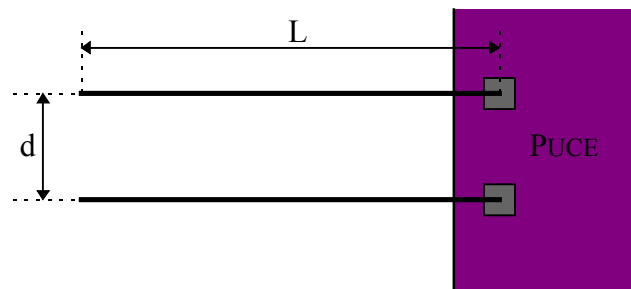


Figure II-5: Dimensions caractéristiques des interconnexions.

avec:

$$L = 60 \text{ mil}$$

$$d = 6.4 \text{ mil.}$$

$$L_{11} = L_{22} = 1.2 \text{ nH}$$

$$L_{12} = L_{21} = 0.61 \text{ nH.}$$

$$t = \frac{L_{ii}}{Z_0}$$

$$t = 24 \text{ ps pour } Z_0 = 50 \text{ ohms.}$$

$$T > T_0 \text{ avec } T_0 = 3t = 72 \text{ ps.}$$

La distorsion due au couplage est de l'ordre de 20 mV, pour un di/dt de 35 mA/ns (ECL).

Si $T = 500 \text{ ps}$ et $Z_0 = 50 \text{ ohms}$, le courant normalisé de distorsion sur la ligne voisine est de 1.2 %

Si on tient compte des huit plus proches lignes voisines, dans l'estimation de la distorsion, ce même courant normalisé devient 6.6 %, illustrant bien la faible décroissance du phénomène de couplage avec l'éloignement.

Un autre point qu'il est important de souligner, concerne le temps de montée assez lent nécessaire pour produire un bruit de couplage acceptable.

II.B.3. PERTURBATIONS LIEES AUX TRANSFERTS DE PUISSANCE (ΔI NOÏSE)

Pour un bon fonctionnement des transistors élémentaires, présents dans la puce et de plus en plus nombreux, il est indispensable d'alimenter en courant le circuit intégré. Des lignes spécialisées dans cette tâche, sont donc présentes dans l'interconnexion puce-boîtier

(appelées lignes de puissance). Ce transfert de courants élevés amène deux principaux problèmes:

- Les lignes de puissance importent des bruits (ΔI noise).
- Les lignes transmettant les signaux et celles de puissance interagissent entre elles et provoquent des distorsions liées au couplage (*Cross Talk*).

La tension dV produite aux bornes d'une interconnexion de puissance (**TAB**), par n commutations simultanées, s'écrit:

$$dV = L_S \cdot \frac{dI_p}{T}$$

avec:

L_S : Inductance de la connexion de puissance.

dI_p : Courant total nécessaire pour alimenter les n commutations.

T : Temps de montée (durée de la commutation).

La perturbation causée par les phénomènes de *Cross Talk* conduit à l'apparition d'une différence de potentiel (dV') qui s'oppose à celle précédemment citée (dV). Ceci constitue donc un atout pour éliminer les signaux parasites. Globalement, les problèmes liés à la présence d'interconnexion de puissance, dans une configuration **TAB**, se résument alors à la création d'une perturbation dV_p , telle que:

$$dV_p = dV + dV' = \left(L_S \cdot \frac{dI_p}{T} \right) - \sum M_i \cdot \frac{dI_{Si}}{T}$$

avec:

dI_p : Courant total nécessaire pour alimenter les n commutations (circulant dans la ligne de puissance).

dI_{Si} : Courant de commutation, issu dans la ligne i .

L'interprétation physique de cette équation serait de suggérer de disposer les interconnexions relatives aux signaux, à proximité des lignes de puissance afin de réduire les bruits.

II.C. INTERCONNEXIONS **TAB** ET LIGNES DE TRANSMISSION

Pour des fréquences élevées, supérieures à 5 GHz, il est nécessaire d'assimiler les interconnexions à des lignes de transmission. En effet, dans ce domaine de fréquences, la longueur des interconnexions (câbles) n'est plus négligeable devant la longueur d'onde des signaux appliqués: Les interconnexions **TAB**, étudiées ici, mesurent environ la moitié de la longueur d'onde d'un signal de 10 GHz. Leur modélisation doit donc passer par les lignes de transmission.

Les interconnexions **TAB** peuvent être considérées, de façon schématique, comme étant un ensemble de pistes conductrices, disposées les unes à côté des autres sur un film mince (en polyimide), jouant le rôle de support (Cf. figure II.6). Lorsqu'une seule de ces pistes doit être étudiée, il est nécessaire de l'isoler, c'est à dire de relier à la masse toutes les autres pistes (le phénomène de couplage est donc évité). Cette configuration particulière peut être

associée à celle d'un guide d'onde plan **CPW** (CoPlanar Waveguide) comme le montre la figure II.7.

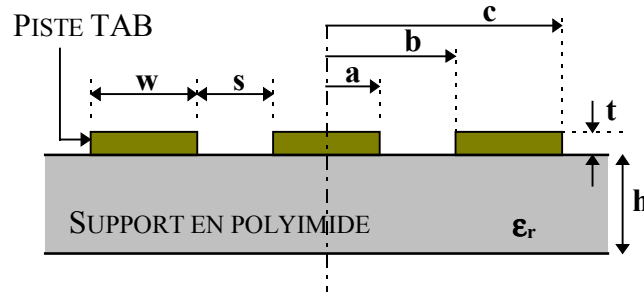


Figure II-6: Représentation schématique d'interconnexions TAB (coupe transversale).

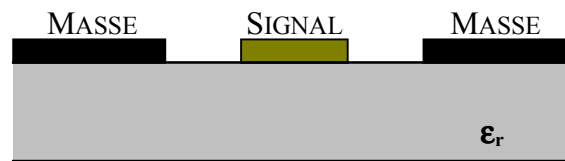


Figure II-7: Coupe transversale d'un guide d'onde plan, isolé latéralement .

Les paramètres principaux d'une ligne de transmission sont l'impédance caractéristique Z_0 , la vitesse de groupe V_G et la vitesse de phase V_P . Pour un **CPW**, la dispersion est négligeable, c'est pourquoi les vitesses de groupe et de phase sont considérées comme identiques.

$$V_P = \frac{c_0}{\sqrt{\epsilon_{\text{eff}}}} = \frac{1}{t_p}$$

c_0 : Célérité de la lumière dans le vide (m.s^{-1}).

ϵ_{eff} : Permittivité effective du système étudié.

t_p : Temps de propagation du signal en s.m^{-1} .

L'impédance caractéristique d'une interconnexion **TAB**, assimilée à un **CPW**, s'écrit:

$$Z_0 = \frac{30\pi}{\sqrt{\epsilon_{\text{eff}}}} \frac{K(k_1)}{K(k_1')}$$

avec:

$$\epsilon_{\text{eff}} = 1 + \frac{(\epsilon_r - 1) K(k_1) K(k_2')}{2 K(k_1') K(k_2)} + \frac{(\epsilon_r - 1) \left(\frac{K(k_1)}{K(k_1')} \right)^2 K(k_2') t}{2 K(k_2) 2s} + \frac{t K(k_1)}{s K(k_1')} + \left(\frac{t K(k_1)}{2s K(k_1')} \right)^2$$

$$k_1 = \frac{c}{b} \sqrt{\frac{b^2 - a^2}{c^2 - a^2}} \quad \text{et} \quad k_1' = \sqrt{1 - k_1^2}$$

$$k_2 = \frac{\sinh\left(\frac{\pi.c}{2h}\right) \sqrt{\sin^2\left(\frac{\pi.b}{2h}\right) - \sin^2\left(\frac{\pi.a}{2h}\right)}}{\sinh\left(\frac{\pi.b}{2h}\right) \sqrt{\sin^2\left(\frac{\pi.c}{2h}\right) - \sin^2\left(\frac{\pi.a}{2h}\right)}} \quad \text{et} \quad k_2' = \sqrt{1 - k_2^2}$$

sachant que:

$$\frac{K(f)}{K(f')} \approx \frac{2}{\pi} \cdot \ln\left(2\sqrt{\frac{1+f}{1-f}}\right), \quad \text{pour } \frac{1}{\sqrt{2}} \leq f \leq 1$$

$$\frac{K(f)}{K(f')} \approx \left[\frac{2}{\pi} \cdot \ln\left(2\sqrt{\frac{1+f'}{1-f'}}\right) \right]^{-1}, \quad \text{pour } 0 \leq f \leq \frac{1}{\sqrt{2}}$$

avec:

$$f' = \sqrt{1-f^2}$$

$$0.0200 < f < 0.9998$$

Rq: Les grandeurs **a**, **b** et **c**, utilisées dans ces équations sont représentées sur la figure II.6. De plus, celles-ci sont étroitement liées à **w** et **s**, de la façon suivante:

$$a = \frac{w}{2} \quad b = \frac{w}{2} + s \quad c = \frac{3w}{2} + s$$

Le signal transmis le long de cette interconnexion **TAB**, peut être isolé de façon plus efficace, lorsqu'un plan de masse est disposé en dessous du support en polyimide (configuration du type **CBCPW**: Conductor Backed CoPlanar Waveguide. Cf. figure II.8).

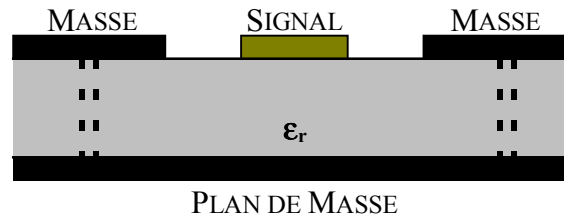


Figure II-8: Guide d'onde plan, isolé latéralement et accompagné d'un plan de masse sous le substrat.

Lorsqu'une interconnexion **TAB** est supposée équivalente à un **CBCPW**, son impédance caractéristique et la permittivité effective du système s'expriment alors par:

$$Z_0 = \frac{60\pi}{\sqrt{\epsilon_{\text{eff}}}} \left[\frac{K(k_1)}{K(k'_1)} + \frac{K(k_2)}{K(k'_2)} + \frac{t}{s} \right]^{-1}$$

$$\epsilon_{\text{eff}} = \frac{\frac{K(k_1)}{K(k'_1)} + \epsilon_r \cdot \frac{K(k_2)}{K(k'_2)} + \frac{t}{s}}{\frac{K(k_1)}{K(k'_1)} + \frac{K(k_2)}{K(k'_2)} + \frac{t}{s}}$$

avec:

$$k_2 = \frac{\tanh\left(\frac{\pi \cdot a}{2h}\right)}{\tanh\left(\frac{\pi \cdot b}{2h}\right)} \quad \text{et} \quad k'_2 = \sqrt{1-k_2^2}$$

k₁ étant inchangé, par rapport à la configuration **CPW**.

II.D. ESTIMATION DES PERTES

II.D.1. APPROXIMATION DES PERTES RESISTIVES

Lorsque la fréquence du signal transmis à l'intérieur d'un microcâble, devient très élevée, le courant ne circule plus uniformément à l'intérieur de celui-ci. En effet, la section réelle parcourue le courant diminue avec la hausse de fréquence (Cf. figure II.9). Ce phénomène est appelé « effet de peau ».

Pour des interconnexions **TAB**, les pertes résistives α_r , dépendent de l'épaisseur de peau A_p . Celle-ci s'exprime de la façon suivante:

$$A_p = \sqrt{\frac{\rho}{\pi \cdot f \cdot \mu}}$$

avec:

ρ : Résistivité du conducteur ($\Omega \cdot m^{-1}$).

f : Fréquence du signal électrique (Hz).

μ : Perméabilité du diélectrique entourant la ligne conductrice ($= \mu_0 \cdot \mu_r$).

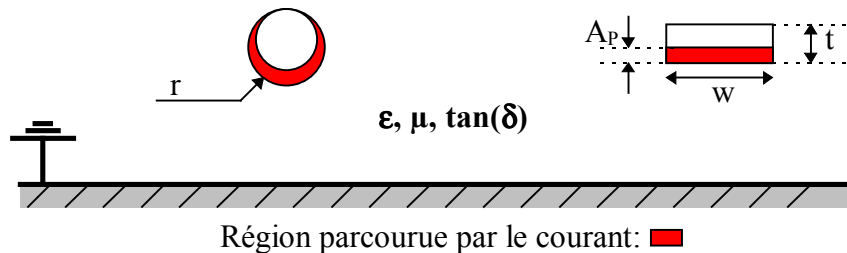


Figure II-9: Effet de peau, pour de hautes fréquences.

La section s du câble, parcourue effectivement par un courant, peut s'estimer par les expressions:

➤ TAB (section rectangulaire (en réalité: trapèze):

$$s = w \cdot A_p \text{ si } A_p \leq t$$

$$s = w \cdot t \text{ si } A_p > t$$

➤ Wire Bond (section circulaire):

$$s = 2\pi r \cdot A_p \text{ si } A_p \leq r$$

$$s = \pi r^2 \text{ si } A_p > r$$

avec:

w : Largeur de l'interconnexion (Cf. figure II.9).

r : Rayon du câble (Cf. figure II.9).

Les pertes résistives s'écrivent alors:

$$\alpha_r = \frac{\rho}{2 \cdot s \cdot Z_0}$$

avec:

Z_0 : Impédance caractéristique de l'interconnexion:

$$Z_0 = \sqrt{\frac{L}{C}} = \sqrt{\frac{\mu}{\epsilon}}$$

ρ : Résistivité du conducteur ($\Omega \cdot m$).

ϵ : Permittivité $\epsilon_0 \epsilon_r$.

Il est important de noter que ce α_r dépend de la fréquence. De plus, lorsque celle-ci devient trop élevée, les hypothèses utilisées précédemment ne sont plus adéquates.

II.D.2. APPROXIMATION DES PERTES DIELECTRIQUES

Les pertes diélectriques varient également en fonction de la fréquence du signal, le facteur associé α_d , s'écrit:

$$\alpha_d = \frac{\sigma_d \cdot Z_0}{\sqrt{\epsilon_{\text{eff}}}} = \frac{\pi \cdot f \cdot \sqrt{\epsilon_{\text{eff}}} \cdot \tan \delta}{c_0} \text{ en dB.m}^{-1}$$

avec:

σ_d : Conductivité électrique du diélectrique.

c_0 : Célérité de la lumière dans le vide.

Tan δ : Tangente de l'angle de pertes du diélectrique.

Rq: ϵ_{eff} , permittivité effective, représente la complexité du système {conducteur + isolants}. Une approximation rapide est de considérer cette grandeur égale à ϵ_r .

III. PERFORMANCES ELECTRIQUES DU *WIRE BONDING*

III.A. RAPPELS SUR LE *WIRE BONDING*

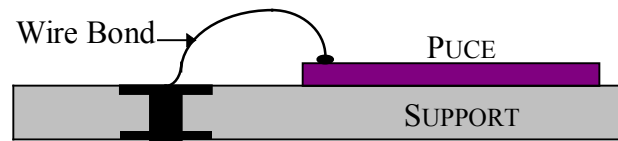


Figure III-1: Câblage d'un circuit intégré sur son support.

Le microcâblage (*wire bonding*: Cf. figure III.1) est la technique la plus ancienne et la plus répandue pour réaliser l'interconnexion des circuits intégrés. Deux techniques de base sont utilisées: Le *ball bonding* et le *wedge bonding* (Cf. figure III.2).



Figure III-2: Deux techniques de *wire bonding*.

III.B. IMPEDANCE CARACTERISTIQUE D'UN MICROCABLE *WIRE BOND*

Pour des fréquences peu élevées, les interconnexions du type *wire bond* sont modélisées par des composants élémentaires (Inductance, résistance et capacité) or cette méthode devient inadaptée lorsque la fréquence du signal devient élevée (La longueur d'onde du signal est du même ordre ou plus grande que la longueur moyenne d'interconnexion). Il faut donc modéliser les « *bond wires* » de façon plus précise, en les assimilant à des lignes de transmission: La figure III.3 représente schématiquement un système {câble + support + milieu ambiant}.

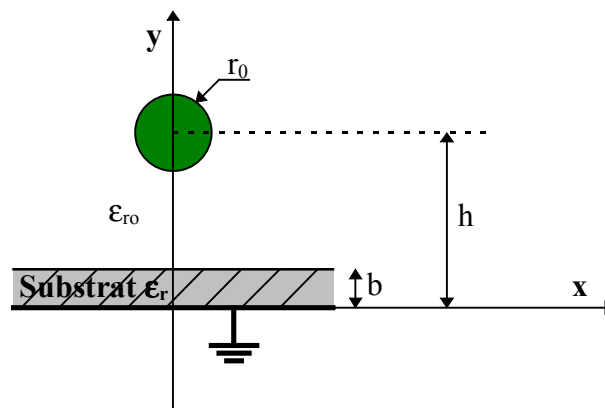


Figure III-3: Dimensions d'une ligne de transmission du type wire-air-substrate.

En général, l'hypothèse $h \gg r_0$ est fréquemment utilisée pour calculer les principaux paramètres électriques de cette interconnexion, or dans la réalité, celle-ci n'est pas forcément

vérifiée. Dans l'étude qui suit, le mode de propagation des signaux électriques est supposé être **TEM**. L'impédance caractéristique d'un tel câble est alors:

$$Z_0 = \frac{Z'_0}{\sqrt{\epsilon_{\text{eff}}}}$$

avec:

Z'_0 : Impédance caractéristique du même câble, en l'absence de diélectrique.

ϵ_{eff} : Permittivité effective du système {conducteur + isolants}.

Posons:

$$u = \left[\left(\frac{2h}{r_0} \right)^2 - 1 \right]^{-1}$$

$$R = \frac{2}{\left[\left(\frac{4h}{r_0} \right) - \left(\frac{r_0}{h} \right) \right]}$$

L'expression de l'impédance caractéristique Z'_0 de la structure précédente sans substrat ($\epsilon_{\text{eff}} = 1$ lorsque le milieu ambiant est l'air) est donnée par:

$$Z'_0 = 60 \cdot \cosh^{-1} \left[\frac{(1-u^2)}{2R} + \frac{R}{2} \right]$$

et de plus:

$$\epsilon_{\text{eff}} = \frac{\ln \left[\frac{2h}{r_0} \right] \cdot \epsilon_{r_0}}{\ln \left[\frac{2(h-b)}{r_0} + \frac{2b}{r_0 \cdot \epsilon_r} \right]}$$

avec:

ϵ_{r_0} : Permittivité du milieu ambiant (égale à 1 pour l'air).

La vitesse et le temps (par unité de longueur) de propagation découlent de l'expression précédente:

$$V_g = \frac{c_0}{\sqrt{\epsilon_{\text{eff}}}}$$

$$t_p = \frac{\sqrt{\epsilon_{\text{eff}}}}{c_0} [\text{s} \cdot \text{m}^{-1}] \text{ ou } t_p = 1.016 \sqrt{\epsilon_{\text{eff}}} [\text{ns} \cdot \text{ft}^{-1}]$$

avec:

c_0 : Célérité de la lumière dans le vide.

Rq:

- L'erreur entre le modèle et l'approximation quasi-TEM, dans le calcul de la permittivité effective du système, est de 2% en accord avec les estimations d'erreur de Lennartsson.

- Cette étude porte sur une représentation simplifiée d'un câble *wire bond*: Onde TEM, structure bidimensionnelle (le système est invariant le long de l'axe du câble) et l'interconnexion est considérée ici comme rectiligne.

Référence: « *CHARACTERISTIC IMPEDANCE OF INTEGRATED CIRCUIT BOND WIRES* » IEEE *Trans. Microwave Theorie Tech.* Sept. 1986.

IV. ASPECT MECANIQUE

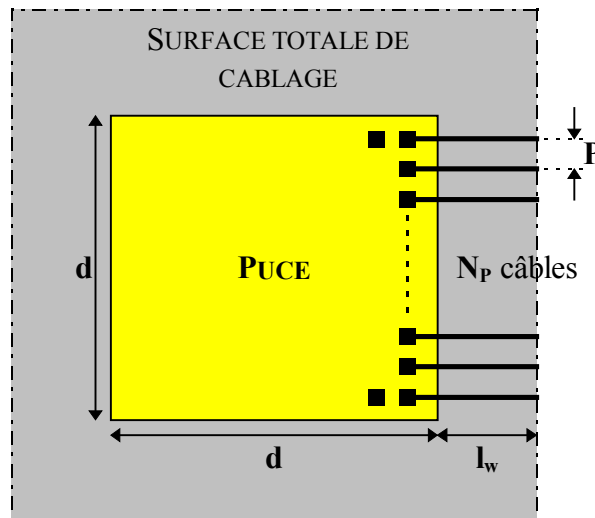


Figure IV-1: Schématisation de la surface occupée par le câblage de la puce sur le substrat.

Soit N , le nombre d'entrées/sorties présentes au niveau de la puce; le nombre de connexions à réaliser (câblage) est par conséquent identique.

Dans la configuration représentée sur la figure IV.1, les *pads*, présents sur la puce, sont disposés en périphérie du C.I., sur une seule rangée (caractéristiques de la technologie TAB); cependant, il est possible de trouver en *wire bonding* des configurations de câblage, possédant plusieurs rangées (notamment 2) (Cf. figure IV.2).

Lorsqu'une seule rangée de *pads* est prise en compte, il est possible d'écrire:

$$(N_p + 1) \cdot P = d \quad \text{avec: } N_p = \frac{N}{4} + 1$$

avec:

N_p : Nombre de *pads* présents sur un côté de la puce.

P : Distance séparant deux interconnexions adjacentes.

d : Dimension caractéristique de la puce.

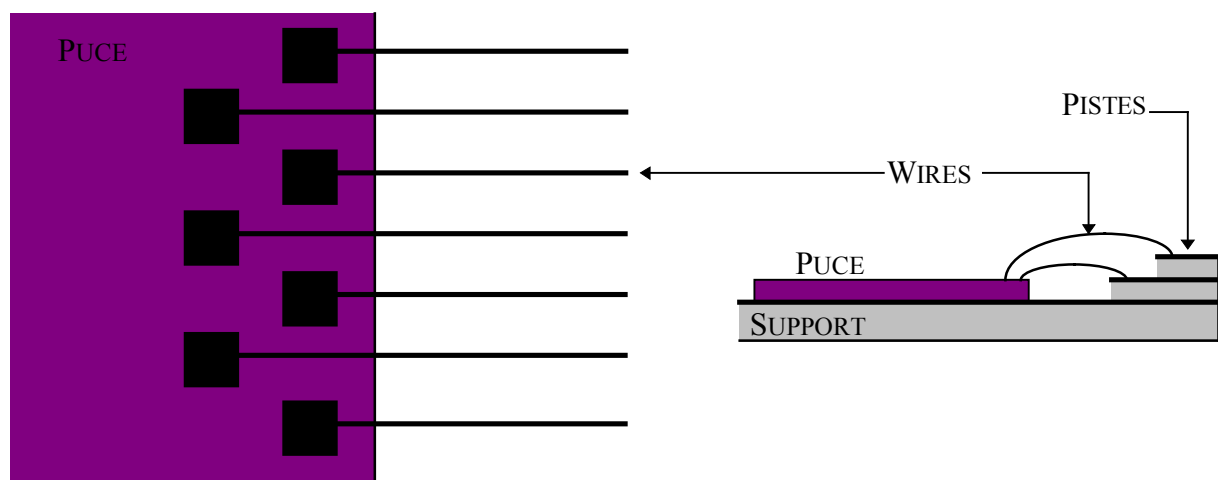


Figure IV-2: Exemple de *wire bonding* sur deux rangées de *pads*.

La longueur totale d'interconnexion **L** nécessaire pour câbler cette puce, est donnée par la relation suivante:

$$L_T = N.l_w$$

avec:

l_w: Longueur (moyenne) d'un câble (Cf. figure IV.1).

La densité d'interconnexion **D** est donc:

$$D = \frac{L_T}{A} = \frac{N.l_w}{(d + 2.l_w)^2}$$

A: Surface nécessaire pour connecter la puce, à l'aide de câbles.

L'efficacité **η** d'un tel niveau d'interconnexion, peut être considérée comme égale à:

$$\eta = \frac{A_{puce}}{A} = \left(\frac{d}{d + 2.l_w} \right)^2$$

V. ASPECT THERMIQUE

V.A. DISSIPATION DE LA CHALEUR

La puce émet un flux thermique à l'intérieur des câbles d'interconnexion. Le transfert de chaleur qui en résulte, s'effectue de deux façons différentes:

- Le flux thermique se déplace le long du câble (flux axial).
- La chaleur se dissipe à l'extérieur du câble, par l'intermédiaire de sa surface externe (flux radial).

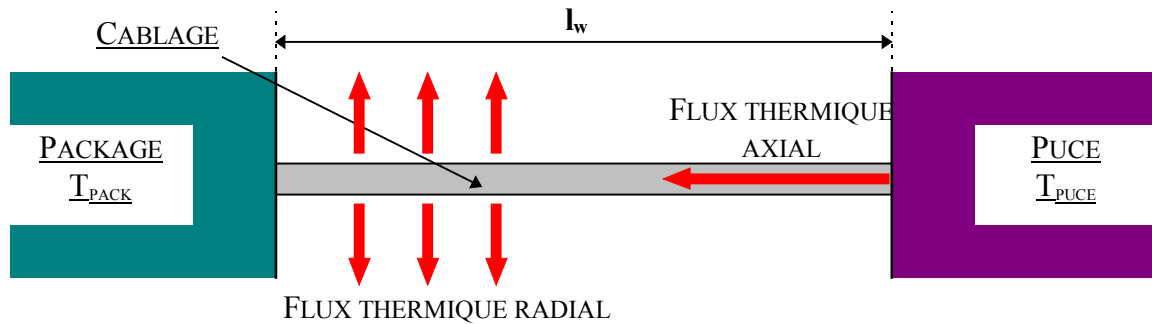


Figure V-1: Dissipation thermique causée par un câble d'interconnexion.

Lorsque le flux thermique axial est seulement pris en compte, le câble peut être modélisé par une résistance thermique R_w (simplifiée), dépendant de la conductivité thermique K_w , du conducteur et de ses dimensions caractéristiques:

$$R_w = \frac{l_w}{K_w \cdot S_w}$$

avec :

l_w : Longueur de l'interconnexion.

S_w : Section du câble.

Quand cette modélisation se porte sur la totalité de ces interconnexions, nous avons:

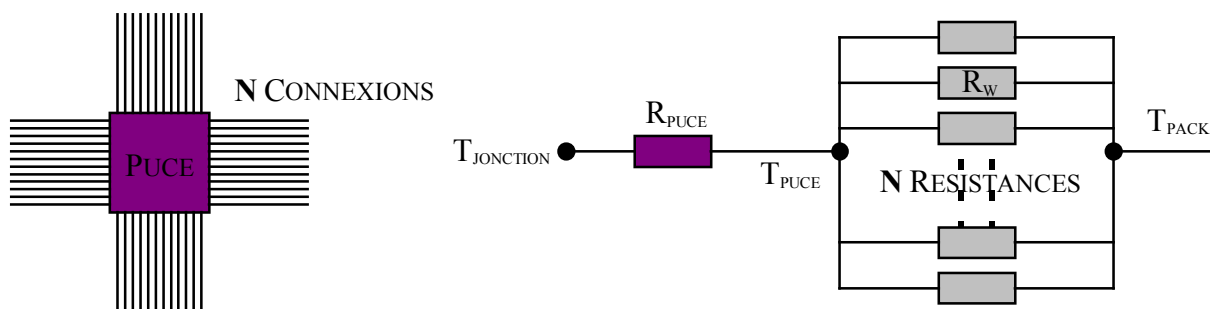


Figure V-2: Modélisation thermique d'un câblage de C.I. (flux thermique axiale uniquement).

La résistance thermique équivalente R_{EQ} , représentant la totalité des câbles, peut s'écrire:

$$R_{EQ} = \frac{R_w}{N}$$

Il est évident que plus le nombre de câbles est élevé, plus la résistance thermique équivalente sera faible. La dissipation de chaleur s'effectuera donc dans de meilleures conditions.

V.B. PRISE EN COMPTE DU CABLAGE DANS SON ENVIRONNEMENT

Dans la plupart des configurations rencontrées, la puce est collée sur le package. Dans ce cas, le transfert thermique entre la puce et son support s'effectue en priorité, directement entre les deux solides, sans passer par les câbles. L'influence thermique de ces interconnexions est généralement négligée.

Il est cependant possible de trouver des assemblages différents, nécessitant la prise en compte des câblages, dans la dissipation thermique. Dans ce cas, l'encapsulant, si il en existe un, ou les éventuels *gaps* pouvant exister entre la puce et son support, jouent un rôle important dans l'évacuation des calories..

Exemples:

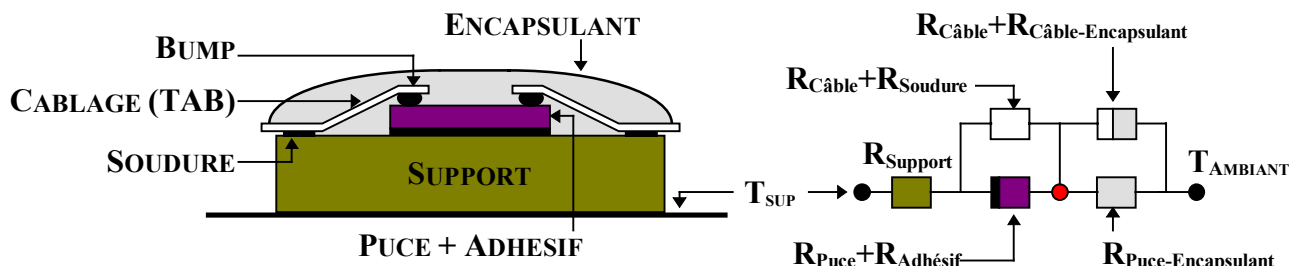


Figure V-3: Exemple de modélisation thermique d'une configuration TAB.

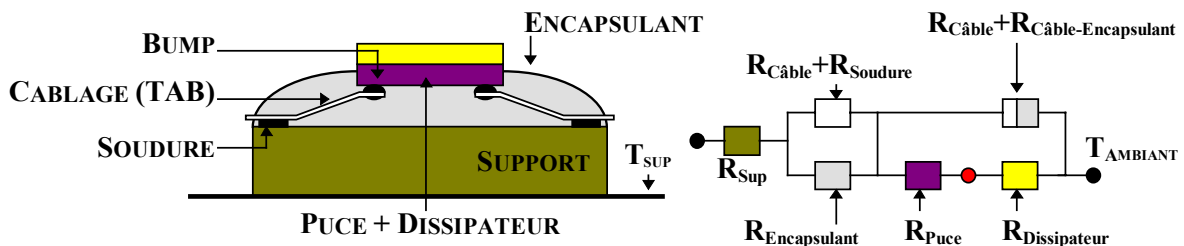


Figure V-4: Exemple de modélisation thermique d'une configuration FLIP-TAB.

V.C. STRESS THERMIQUE

Stress maximum σ sur la partie aplatie du câble, juste sur le talon de la soudure, est donné par:

$$\sigma = \frac{K \cdot E \cdot \Delta\alpha \cdot \Delta T}{2 \cdot L_E} \sqrt{\pi \cdot \frac{r}{R_A}}$$

E: Module d'Young du câble.

$\Delta\alpha$: Différence de CTE entre le câble et le support.

ΔT : Variation de température.

L_E : Longueur caractéristique décrivant la courbure du câble.

K: coefficient relatif à la forme du gradient, au niveau du talon de la soudure du câble.

R_A : Rapport entre la largeur et l'épaisseur de la section déformée, qui est supposée constante pour différents diamètres de câble.

Dans certaines configurations, le câble n'est pas soudé directement sur le substrat: Une couche métallique (*pad*) d'épaisseur t_{pad} , et de module d'Young E_{pad} , prend place entre le substrat et la soudure. Le stress thermique devient alors:

$$\sigma_{pad} = \frac{E \cdot \Delta\alpha \cdot \Delta T}{2 \cdot L_E} \sqrt{\frac{E_{pad}}{3 \cdot E \cdot t_{pad}} \left(\frac{\pi}{R_A} \right)^{3/4}} \cdot r^{3/2}$$

VI. CONCLUSION

Le niveau d'interconnexion qui nous intéresse ici, est celui concernant le câblage du circuit intégré sur le boîtier. Ce câblage peut s'effectuer selon deux principales technologies: **TAB** et *wirebonding*.

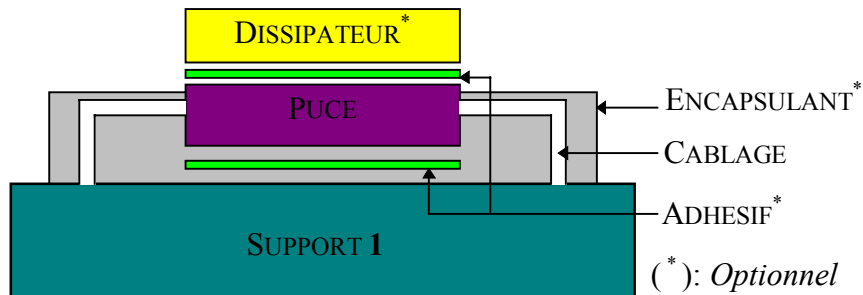


Figure VI-1: Interconnexion d'une puce sur son support, par câblage.

MODELISATION ELECTRIQUE:

- Impédance caractéristique Z_0 .
- Permittivité effective ϵ_{eff} .
- Vitesses de groupe et de phase (souvent identiques) V_g .
- Temps de propagation t_p .
- Pertes α_r et α_d .

MODELISATION THERMIQUE:

- Résistance thermique (axiale) R_{th} .
- Fatigue au stress thermique.
- Configuration extérieure.

MODELISATION MECANIQUE:

- Type de disposition des *pads* sur le C.I.
- Densité d'interconnexion D .
- Efficacité η .

	TAB	Wire Bond
Z₀	$\frac{30\pi}{\sqrt{\epsilon_{\text{eff}}}} \frac{K(k_1)}{K(k_1')}$	$\frac{60 \cdot \cosh^{-1} \left[\frac{(1-u^2)}{2R} + \frac{R}{2} \right]}{\sqrt{\epsilon_{\text{eff}}}}$
ε_{eff}	$\frac{(\epsilon_r - 1) \frac{K(k_1)}{K(k_1')} \frac{K(k_2)}{K(k_2')}}{2} + \frac{(\epsilon_r - 1) \left(\frac{K(k_1)}{K(k_1')} \right)^2 \frac{K(k_2)}{K(k_2')}}{2} \frac{t}{2s}$ $+ \frac{t}{s} \frac{K(k_1)}{K(k_1')} + \left(\frac{t}{2s} \frac{K(k_1)}{K(k_1')} \right)^2 + 1$	$\frac{\ln \left[\frac{2h}{r_0} \right] \cdot \epsilon_{r0}}{\ln \left[\frac{2(h-b)}{r_0} + \frac{2b}{r_0 \cdot \epsilon_r} \right]}$
t_p	$\frac{\sqrt{\epsilon_{\text{eff}}}}{c_0}$	$\frac{1}{c_0} \sqrt{\frac{\ln \left[\frac{2h}{r_0} \right] \cdot \epsilon_{r0}}{\ln \left[\frac{2(h-b)}{r_0} + \frac{2b}{r_0 \cdot \epsilon_r} \right]}}$
α_r A_p < r	$\frac{\rho}{2 \cdot w \cdot A_p \cdot Z_0}$	$\frac{\rho}{4\pi r \cdot A_p \cdot Z_0}$
α_d	$\frac{\pi \cdot f \cdot \sqrt{\epsilon_{\text{eff}}} \cdot \tan \delta}{c_0}$	$\frac{\pi \cdot f \cdot \sqrt{\epsilon_{\text{eff}}} \cdot \tan \delta}{c_0}$

VII. BIBLIOGRAPHIE

- ❶ « *Electrical Characterization of Bonding Wires* »
Chi-Taou TSAI, Harold ANDERSON et Wai-Yeung YIP
ISHM'94 Proceedings
- ❷ « *High-Frequency Performance of TAB* »
Dennis HERRELL et David CAREY
IEEE Trans. Comp. Hybrids, Manuf. Technol., vol CHMT-10, N°2, pp. 199-203, June 1987
- ❸ « *The High-Frequency Characteristics of Tape Automated Bonding Interconnects* »
Stuart M.WENTWORTH, Dean P.NEIKIRK et Carl R.BRAHCE
IEEE Trans. Comp. Hybrids, Manuf. Technol., vol CHMT-12, N°3, pp. 340, sept 1989
- ❹ « *Characteristic Impedance of Intergrated Circuit Bond Wires* »
Robert H.CAVERLY
IEEE Trans. Microwave Theorie Tech., vol MTT-34, N°9, pp. 982-984, sept 1986
- ❺ « *Electrical Characterization of Packages for High-Speed Integrated Circuits* »
Christopher J.STANGHAN et Brian M.MACDONALD
IEEE Trans. Comp. Hybrids, Manuf. Technol., vol CHMT-8, N°4, pp. 468-473, Dec 1985

ANNEXE: ELECTRICAL CHARACTERIZATION OF PACKAGES FOR HIGH-SPEED INTERGRATED CIRCUITS

La modélisation qui suit concerne les fréquences supérieures à 5Ghz (environ).

Le packaging est affecté par les facteurs suivants:

- ❶ Les pertes par radiation à l'intérieur du diélectrique.
- ❷ Les résonances électriques causées par l'interaction entre la capacité et l'inductance parasites, dans les transmission de signal.
- ❸ La dispersion spectrale (stockage d'énergie dans la capacité et l'inductance parasites).
- ❹ Le bruit de couplage entre deux lignes adjacentes.

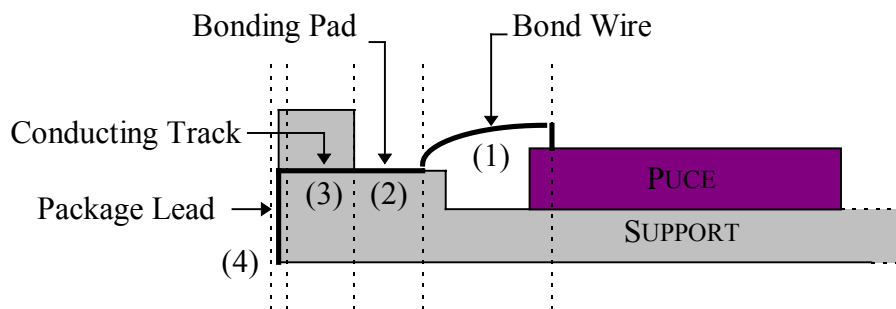
❸ ne peut être éliminé, mais peut être réduit en utilisant des pistes courtes.

❶ est négligeable.

❹ est non négligeable, mais à prendre en compte séparément.

Dans cette étude, la modélisation du package suppose une ligne de transmission isolée sans perte, afin d'étudier les effets de ❷, dans les performances des packages de CI.

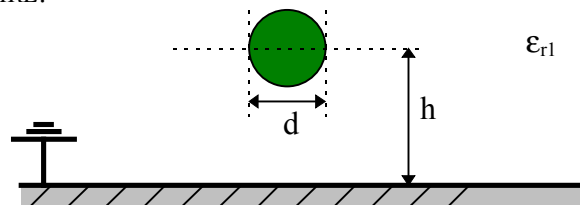
L'interconnexion existant entre la puce et son support est divisée en plusieurs conducteurs élémentaires, comme le représente la figure suivante:



Package d'une puce, divisé en plusieurs zones élémentaires.

Chaque zone élémentaire (1,2,3 et 4) est modélisée, afin d'obtenir l'expression de son impédance caractéristique et son temps de propagation.

(1) THE BOND WIRE:



$$Z_{wb} = \frac{60}{\sqrt{\epsilon_{r1}}} \cdot \ln\left(\frac{4h}{d}\right) \quad [\Omega]$$

$$t_1 = 1.016 \sqrt{\epsilon_{r1}} \quad [\text{ns} \cdot \text{ft}^{-1}]$$

avec:

(ϵ_r : Permittivité relative du matériau entourant le câble.)

Rq:

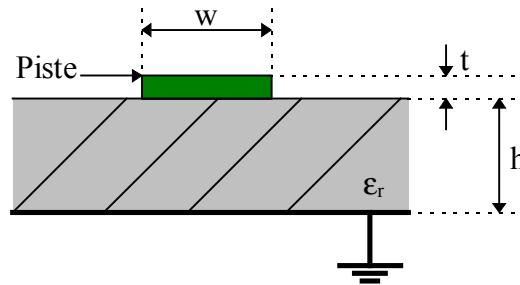
- La vitesse de propagation est définie de la façon suivante:

$$V_g = \frac{c_0}{\sqrt{\epsilon_{\text{eff}}}} = \frac{d}{t} \quad t_p = \frac{\sqrt{\epsilon_{\text{eff}}}}{c_0} \text{ [s.m}^{-1}\text{]} \text{ ou } t_p = \frac{0.3048\sqrt{\epsilon_{\text{eff}}}}{c_0} \text{ [s.ft}^{-1}\text{]}$$

- La modélisation électrique de ce câble, est assez simplifiée relativement à celle étudiée dans le chapitre précédent.

(2) *WIRE BOND LAND*:

Cette zone d'interconnexion est considérée comme semblable à une structure *microstrip* (Cf. figure suivante).

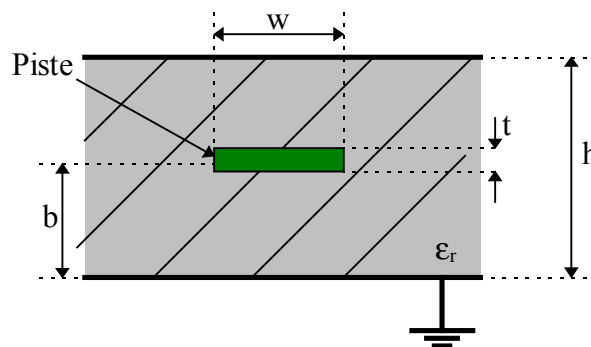


$$Z_p = \frac{87}{\sqrt{\epsilon_r + 1.41}} \cdot \ln\left(\frac{5.98h}{(0.8w + t)}\right) \text{ } [\Omega]$$

$$t_2 = 1.016\sqrt{0.475\epsilon_r + 0.67} \text{ } [\text{ns.ft}^{-1}]$$

(3) *THE TRACK BURIED INSIDE THE PACKAGE*:

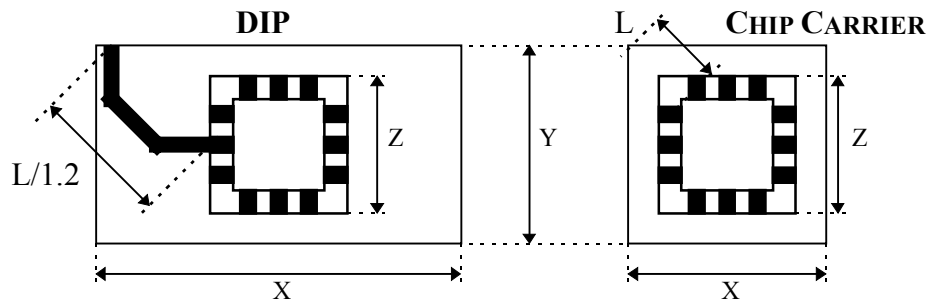
La configuration utilisée pour modéliser cette zone est celle de la *stripline*, sous l'hypothèse que les autres broches sont connectées à la masse.



$$Z_t = \frac{60}{\sqrt{\epsilon_r}} \cdot \ln\left(\frac{4b}{0.67\pi(0.8w + t)}\right) \text{ } [\Omega]$$

$$t_3 = 1.016\sqrt{\epsilon_r} \text{ } [\text{ns.ft}^{-1}]$$

Dans le but de calculer le temps de propagation total, à partir des caractéristiques géométriques du package, une approximation de la plus longues pistes d'interconnexion est réalisée:



- Pour un package du type DIP:

$$L = 1.2 \sqrt{\left(\frac{(x-z)}{2}\right)^2 + \left(\frac{y}{2}\right)^2}$$

- Pour un package du type *chip carrier*:

$$L = \frac{(y-z)}{\sqrt{2}}$$

(4) THE PACKAGE LEG OR SOLDER PAD:

Le calcul de l'impédance caractéristique de cette portion d'interconnexion est très difficile, vu l'absence de plan de masse. Cependant une bonne approximation du temps de retard t_4 est donnée par:

$$t_4 = 1.016 \sqrt{0.475 \epsilon_r + 0.67} \text{ [ns. ft}^{-1}\text{]}$$

Une estimation raisonnable de la fréquence max. d'utilisation du package peut alors être donnée par l'expression suivante:

$$f_{\max} = [6(t_1 + t_2 + t_3 + t_4)]^{-1}$$

DONNEES NUMERIQUES ET ORDRES DE GRANDEUR

La longueur d'onde λ_0 d'un signal de fréquence f se propageant de le vide est:

$$\lambda_0 = \frac{c_0}{f}$$

Dans un matériau de permittivité ϵ_r , cette longueur d'onde λ devient:

$$\lambda = \frac{c_0}{f \cdot \sqrt{\epsilon_r}}$$

Le temps de montée d'un signal et la fréquence sont liés par la relation:

$$t_{\text{rise}} = \frac{0.35}{f}$$

Soit d , la longueur maximale au delà de laquelle une ligne de propagation ne peut plus être considérée comme une équipotentielle (« lumped circuit »), mais au contraire comme une ligne de transmission. Celle-ci est environ égale au dixième de la longueur d'onde du signal de fréquence la plus élevée.

DISTANCES CRITIQUES (DANS LE VIDE)				
f	50 Hz	1 MHz	100 MHz	1 GHz
t_{rise}	7 ms	350 ns	3.5 ns	350 ps
λ₀	6000 km	300 m	3 m	30 cm
d	600 km	30 m	30 cm	3 cm

En plus, les distances maximales d pour des transmissions dans le vide vont se raccourcir pour des transmissions dans des isolants de permittivité relative ϵ_r .

CARACTERISTIQUES ELECTRIQUES DES PRINCIPAUX DIELECTRIQUES		
TYPE	PERMITTIVITE RELATIVE	TEMPS DE PROPAGATION ns/m
Verre époxy	4.45	7
Téflon	2.25	5
Polyéthylène	2.3	5
Polystyrène	2.55	5.3
Alumine	9.4	10
Silice	11.8	11

DIFFERENCES ENTRE LE CUIVRE ET L'OR, DANS LE WIRE BONDING:

	Cuivre	Or
Bonding Wire	99.999% Cu	99.99% Au
- Tensile strength	10-14 g (25.4 µm)	> 8g (25.4 µm)
- Tensile strength	35 Kpsi	19 Kpsi
- Elongation	9-16%	4-8%
- Dureté	64-77 (HV)	58-60 (HK)
W.B. strength	9.6g (mean)	11.6 g (mean)
Ball Shear strength	103.7 g (mean)	70.8 g (mean)
Lead Frames	bare Cu	Ag plated Cu
- Dureté	145-170 (HV)	130-150 (HV)
Die Bond	Ag filled epoxy	Ag filled epoxy
Wire Bond temperature	300°C	200°C
Ball formation Atm.	5%H ₂ /N ₂	Air
Wire Bond Atm.	5%H ₂ /N ₂	Air
Die Bond cure Atm.	5%H ₂ /N ₂	Air

« *A comparison of Copper and Gold Wire Bonding on Integrated Circuit Devices.* »

Salim L.KHOURY, David J.BURKHARD, David P.GALLOWAY, et Thomas A.SCHARR

IEEE Trans. Comp., Hybrids, Manuf. Techn., vol 13, N°4, dec1990

COMPARAISON DES PROPRIETES ELECTRIQUES ET THERMIQUES DU CABLAGE WIRE BOND ET TAB

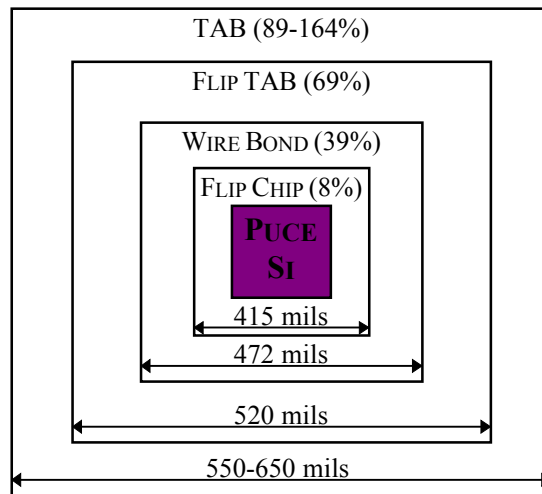
	Wire bond ♦		TAB †
	Al	Au	Cu
Résistance de câble, Ω	0.142	0.122	0.017
Capacité de couplage (câble - câble), pas de 6-mil	0.025	0.025	0.006
Inductance d'un câble, nH	2.621	2.621	2.1
Conduction thermique, °C/(m.W)	79.6	51.6	8.3
Convection (naturelle), °C/(m.W)	336.5	336.5	149.5

♦ Wire bond de 25.4µm de diamètre et 2.54mm de long.

† Câble TAB de 25.4µm x 101.6µm et de 2.54mm de long.

Source: « *TAB for high I/O and high speed* » P.Burggraaf,

Semiconductor international, june 1988.

SURFACE D'INTERCONNEXION DE CIRCUIT INTEGRE, DE DIFFERENTES TECHNOLOGIES

Les nombres entre parenthèses indiquent l'augmentation de surface causée par l'interconnexion, relativement à celle de la puce nue. Dans cette exemple, la puce nue est de 400 mils². Ce dessin n'est pas à l'échelle.